



TIETO- JA SÄHKÖTEKNIIKAN TIEDEKUNTA  
ELEKTRONIIKAN JA TIETOLIIKENNETEKNIIKAN TUTKINTO-OHJELMA

## **DIPLOMITYÖ**

# **PUOLIOHDELASERIN INTEGROITU VIIVELINJALLA SÄÄDETTÄVÄ CMOS-PULSSITIN**

Tekijä

Marko Pakaslahti

Valvoja

Ilkka Nissinen

Toinen tarkastaja

Jan Nissinen

Lokakuu 2019

**Pakaslahti M. (2019) Puolijohdelaserin integroitu viivelinjalla säädettävä CMOS-pulssitin.** Oulun yliopisto, tieto- ja sähkötekniikan tiedekunta, elektroniikan ja tietoliikennetekniikan tutkinto-ohjelma. Diplomityö, 42 s.

## TIIVISTELMÄ

Työssä suunniteltiin integroitu viivelinjalla säädettävä CMOS-pulssitin puolijohdelaserille. Tavoitteena oli saada digitaalisella ohjauksella säädettävä pulssitin kokonaisuudessaan 150 nm teknologian mikropiirille. Ohjauksella säädetään pulssin leveys 0,5 – 2,5 ns välillä 100 ps tarkkuudella, jotta saavutettaisiin ainakin noin 700 ps virtapulssi. Säättöalue on haluttu laajaksi, jotta sama pulssitin soveltuu rakenteeltaan erilaisille laserdiodeille ja tavoiteltu optinen pulssi voidaan saavuttaa.

Suunniteltu piiri sisältää laserajurin, esiajurin, viivelinjapiirin ja viivelukitun silmukkapiirin. Viivelinjapiirissä on karkea viivelinja ja tarkka viivelinja, joille molemmille on oma viivelukittu silmukka viivelukitussa silmukkapiirissä. Viivelukittu silmukkapiiri lukitsee viivelinjapiirin säätöjännitteet ja täten pitää viive-elementtien viiveet stabiilina, vaikka lämpötila, käyttöjännite ja prosessikulmat vaihtelisivat. Viivelinjapiiri muodostaa pulssin esiajurille, jonka tehtävä on kasvattaa riittävä ajokyky laserajurisolujen kytkintransistoreille, jotka sulkeutuvat pulssin ajaksi myötäbiasoiden laserdiodin.

Piirin toiminta varmennettiin piirikuviosimulaatioilla. Pulssittimesta saatiin leveydeltään tavoiteltu noin 700 ps virtapulssi ja 0,9 – 2,6 ns väliltä kaikki pulssit likimain 100 ps tarkkuudella. Näiden virtapulssien keskimääräinen amplitudi oli 1,66 A. Myös kapea noin 300 ps virtapulssi saatiin muodostettua, amplitudin jäädessä kuitenkin 1,2 A:iin esiajurin riittämättömän ajokyvyn vuoksi. Koko integroidun piirin keskimääräinen tehonkulutus 100 MHz pulssitustaajuudella oli 3,64 W. Pulssin leveyden vaihtelu eri prosessikulmilla ja -10 – 80 °C lämpötila-alueella pysyi alle 32 ps. Integroidun piirin pinta-ala on  $5,03 \times 2,32 \text{ mm}^2$ , mukaan lukien kytkentäsolut.

Avainsanat: IC, mikropiiri, ToF, etäisyysmittausjärjestelmä, lasertutka, laserdiodi, puolijohdelaser, CMOS, viivelinja, laserajuri, pulssitin.

**Pakaslahti M. (2019) A Pulse Width-Controlled CMOS Pulser for a Semiconductor Laser Diode.** University of Oulu, Degree Programme in Electronics and Communications Engineering. Master's Thesis, 42 p.

## ABSTRACT

This thesis presents a pulse width-controlled CMOS pulser for a semiconductor laser diode. The main objective of this work was to design in a 150 nm technology an integrated pulser, which pulse width can be adjusted by digital words. Width can be adjusted from 0.5 ns to 2.5 ns with resolution of 100 ps and thus the aimed 700 ps current pulse will be achieved. The range of the pulse width can be adjusted in such a way that the same pulser assort with diverse structures of laser diodes, while providing the desired optical pulse.

The designed circuit consists of a laser driver, a pre-driver, a delay line circuit and a delay-locked loop circuit. The delay line circuit contains a coarse delay line and a fine delay line, which are both locked by means of delay-locked loops and, as a result, the delay of a delay-cell is stabilized against temperature, supply voltage and process corners variations. The delay line circuit forms a pulse to the pre-driver which builds up a driving capability for the switching transistors of the laser driver cells. The laser diode is forward biased for the duration of the pulse when the switches are closed.

The designed circuit was verified by post-layout simulations. The desired 700 ps current pulse was generated along with the other current pulses from 0.9 ns to 2.6 ns in a 100 ps resolution. The average amplitude of these current pulses was 1.66 A. A narrow pulse of about 300 ps was also achieved through the pre-driver with an amplitude of 1.2 A due to the insufficient driving capacity of the pre-driver. With 100 MHz pulse frequency, the average power consumption of the whole integrated circuit was 3.64 W. The pulse width variation with different process corners and -10 – 80 °C range of temperature stayed under 32 ps. The integrated circuit area is  $5.03 \times 2.32 \text{ mm}^2$  including IO pads.

**Key words:** IC, microcircuit, ToF, rangefinder, laser radar, laser diode, semiconductor laser, CMOS, delay line, driver, pulser.

# SISÄLLYSLUETTELO

TIIVISTELMÄ

ABSTRACT

SISÄLLYSLUETTELO

ALKULAUSE

LYHENTEIDEN JA MERKKIEN SELITYKSET

1	JOHDANTO .....	7
2	TYYPILLISEN LASERTUTKAN RAKENNE JA TOIMINTA .....	8
	2.1 ToF-etäisyysmittausjärjestelmä .....	8
	2.2 Lähettimen suunnittelun haasteet .....	8
3	PULSSITETTU LASERAJURI .....	10
	3.1 Laserajurimalleja .....	10
	3.1.1 Referenssikatsaus .....	11
	3.2 Pulssin leveydensäätöpiiri .....	11
4	INTEGROITU PULSSISÄÄDETTÄVÄ CMOS-PULSSITIN .....	13
	4.1 Alustus .....	14
	4.2 Viivelukittu silmukkapiiri .....	15
	4.3 Viiveohjattu pulssipiiri .....	17
	4.3.1 Viivelinjat .....	19
	4.4 Logiikkatason muunninlohko .....	22
	4.5 Esiajuri .....	23
	4.6 Laserajuri .....	24
5	PIIRIKUVIO .....	26
6	SIMULOINNIT JA TULOKSET .....	30
	6.1 Viivelukittu silmukkapiiri .....	32
	6.2 Viiveohjattu pulssipiiri .....	33
	6.3 Esiajuri .....	36
	6.4 Tulosten vertailu .....	38
7	POHDINTA .....	39
8	YHTEENVETO .....	40
9	LÄHDELUETTELO .....	41

## ALKULAUSE

Diplomityö on tehty Oulun Yliopiston Tieto- ja Sähkötekniikan tiedekunnan Elektroniikan laboratoriossa. Työ on osa laboratorion tutkimusta kehittää ToF-etäisyysmittausjärjestelmää pienemmäksi, tarkemmaksi ja käytännöllisemmäksi.

Työn ohjaajana sekä valvojana on ollut Ilkka Nissinen ja toisena tarkastajana on ollut Jan Nissinen. Kiitän veljeksiä tästä mahdollisuudesta osallistua laboratorion tutkimukseen, ja heidän ällistyttävälle kyvyille sietää hyvien, huonojen ja tyhmien kysymysten tulva. Kiitän myös tohtorikoulutettavia Jaakko Huikari, Jere Kekkonen ja Tuomo Talala, joiden kanssa päästiin jakamaan tietotaitoa. Erikoiskiitos professori Timo Rahkoselle, joka inspiroi opetuksellaan ja sai taottua oppia tähänkin päähän.

Iso kiitos myös vaimolleni Annalle, joka patisti vihdoon ja viimein suorittamaan tutkinnon loppuun. Reilu 19-vuotta siihen meni, mutta vihdoon se on valmis.

Oulussa 25.10.2019

Marko Pakaslahti

## LYHENTEIDEN JA MERKKIEN SELITYKSET

BW	Bandwidth, kaistanleveys
C	kapasitanssi, kondensaattori
GND	Ground, maapotentiaali
$i_{peak}$	virtapiikin huippu
L	induktanssi, kela
PWHM	Pulse Width Half Maximum
R	resistanssi, vastus
SR	Slew Rate, lähtöjännitteen muutosnopeus
$t_r$	Rise Time, nousuaika
$t_f$	Fall Time, laskuaika
VDD	Supply Voltage, käyttöjännite
W/L	Width to Length Ratio, transistorin kanavan leveyden suhde pituuteen
BJT	Bipolar Junction Transistor, avalanche-bipolaaritransistori
CMOS	Complementary Metal-Oxide-Semiconductor
CP	Charge Pump
DL	Delay Line, viivelinja
DLL	Delay-Locked Loop, viivelukittu silmukka
IC	Integrated Circuit, integroitu piiri, mikropiiri
IO-pad	Input/Output -pad, kytkentäsolu
IR-LED	Infrared Light Emitting Diode, infrapuna hohtodiodi, infrapuna ledi
LD	Laser Diode, laserdiodi
MOSFET	Metal Oxide Semiconductor Field Effect Transistor, kanavatransistori
NMOS	n-channel MOSFET, n-tyyppinen kanavatransistori
NOR	Not Operationally Ready, "ei... eikä..."
PD	Phase Detector, vaiheilmaisin
SPAD	Single Photon Avalanche Diode
TDC	Time-to-Digital Converter, aika-digitaalimuunnin
ToF	Time-of-Flight, lentoaika

## 1 JOHDANTO

Pari sataa vuotta ajanlaskumme jälkeen, roomalainen dodekaedri oli ensimmäinen tunnettu etäisyydenmittaus laite. Sitä seurasi keskiajalla jaakobinsauva ja sittemmin 1700-luvulla sekstantti. Etäisyyden mittaus koki suurimman harppauksen 1960, jolloin ensimmäinen toimiva laser rakennettiin. Ensimmäinen laseria käyttävä etäisyydenmittausjärjestelmä suunniteltiin jo 1963. Oulun Yliopisto Elektroniikan laboratorio otti ensiaskeleensa etäisyydenmittaukseen, kun Risto Myllylä teki positronin elinajan mittauksia 1978. Laboratorion merkittävin käännekohta etäisyydenmittaustutkimuksissa oli Juha Kostamovaaran tutkimus vuodelta 1986, jossa mitattiin aikaa digitaalisesti käyttäen analogista interpolaattoria. Tästä kehitys on lähtenyt yhä pienempiin ja tarkempiin laitekokonaisuuksiin. Aika-digitaalimuunnin (Time-to-Digital Converter, TDC) on lisätty vastaanotinkanavan mikropiirille (Integrated Circuit, IC). Myös laserit ovat pienentyneet ja antavat kapeita pulsseja leveämmillä jännitepulsseilla. [1]

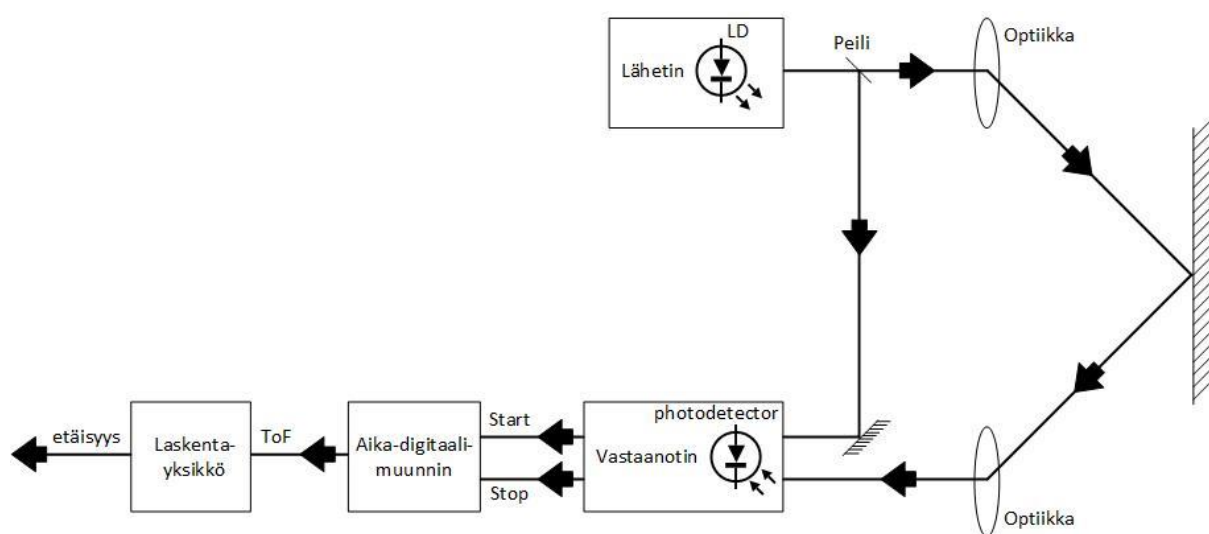
ToF-etäisyydenmittausjärjestelmässä (Time-of-Flight) optinen pulssi lähetetään mitattavaan kohteeseen, josta se heijastuu takaisin vastaanottimelle. Valonnopeuden ja matkaan kuluneen ajan avulla voidaan laskea kohteen etäisyys. Tällaista mittausmenetelmää käytetään enimmäkseen rakennus- ja maanmittauksissa, erilaisissa asejärjestelmissä, sekä ajoneuvoissa. Tekniikan kehittyessä, tarkkuuden kasvaessa sekä laitteiston pienentyessä ja kustannusten laskiessa, uusia käyttökohteita tulee lisää. Mm. lääketeollisuudesta voidaan tulevaisuudessa löytää useitakin sovelluksia.

Tässä työssä suunnitellaan IC-piirille laserdiodin (LD) pulssitin, jonka pulssin leveyttä ja virran amplitudia voidaan säätää. Tällöin laserin pulssi voidaan sovittaa lineaarisen vastaanottimen kaistanleveyden (Bandwidth, BW) kanssa tai SPAD:n (Single Photon Avalanche Diode) jitterin kanssa, jos käytetään SPAD:iin perustuvaa vastaanotinta. Liian kapeaan pulssiin lineaarinen vastaanotinkanava ei pysty reagoimaan täydellä amplitudilla ja kanavan herkkyys laskee. Jos taas vastaanotinkanavan BW on leveämpi kuin laserpulssin nousuaikaa (rise time,  $t_r$ ) vastaava kaistanleveys ( $BW = 0,35 / t_r$ ), vahvistinkanavan kohina kasvaa ja etäisyydenmittauksen tarkkuus huonontuu. Tällainen pulssitin olisi jopa mahdollista tulevaisuudessa integroida samalle IC-piirille vastaanottimen ja TDC:n kanssa, mikä johtaisi erittäin pienikokoisiin ToF-etäisyydenmittausjärjestelmiin. [2]

## 2 TYYPILLISEN LASERTUTKAN RAKENNE JA TOIMINTA

### 2.1 ToF-etäisyysmittausjärjestelmä

Lasertutkan lohkokaavio on esitetty kuvassa 1. Lähetin muodostaa, vähän alle nanosekunnista muutamaan nanosekuntiin kestävä, virtapulssin LD:lle. Laserpulssi jakautuu peilaamalla suoraan vastaanottimelle, sekä optiikan kautta mitattavalle kohteelle. Suoraan valonilmaisimelle (photodetector) menevä pulssi aloittaa ajan mittauksen TDC:ssä. Kohteelle menevä pulssi heijastuu kohteesta ja palaa optiikan kautta vastaanottimelle. Valonilmaisimissa havaitsee pulssin, jolloin TDC lopettaa ajan mittauksen. Laserpulssin kulkuaika eli ToF, joka kului matkalla lähettimeltä kohteen kautta vastaanottimelle, siirtyy digitaalisena TDC:ltä laskentayksikölle (esimerkiksi mikrokontrollerille). Laskentayksikkö laskee kohteen etäisyyden perustuen pulssin kulkuaikaan ja valon nopeuteen.



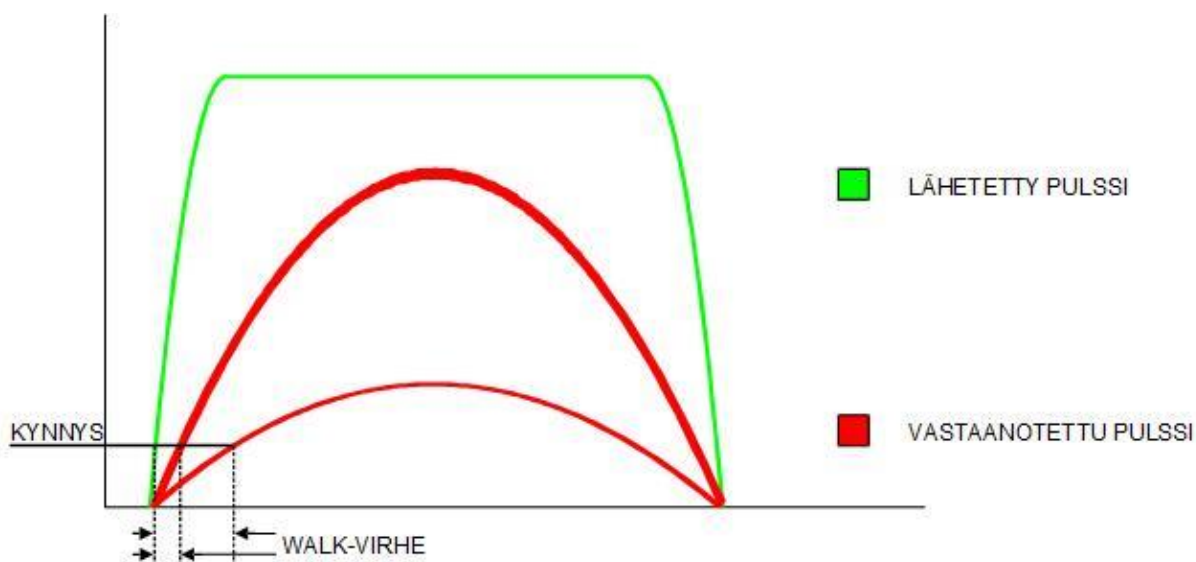
Kuva 1. Lasertutkan lohkokaavio.

### 2.2 Lähettimen suunnittelun haasteet

Suurimmat haasteet lähettimen suunnittelussa liittyvät lähetettävän pulssin leveyteen, amplitudiin ja nousuaikaan, jotka aiheuttavat ajoitusvirhettä riippuen ajoituspulssin ilmaisutavasta. Kaksi eniten dominoivaa ovat walk-virhe ja jitteri, joka aiheutuu vastaanottimen kohinasta. [3]

Kuvassa 2 on esitetty walk-virheen periaate. Kaikilla vastaanotetuilla ei saturoituneilla pulsseilla on sama nousuaika, mutta amplitudi vaihtelee. Jos kaikkien pulssien saapumisaikaa tarkastellaan yhdellä kynnyksellä, kuten kuvassa 2, syntyy ajoitusvirhettä eri amplitudisien pulssien välillä. Vastaanotetun signaalin amplitudi voi olla jopa 100 000 kertaa lähetettyä signaalia pienempi ja vaihdella suurella dynamiikalla (1:100 000). Tämä lähinnä johtuu optisen signaalin kulkeman matkan pituudesta, sekä mitattavan kohteen pinnan heijastavuudesta. Vastaanottimen BW ja pulssin nousuaika aiheuttaa walk-virheen. Virhettä voidaan vähentää kasvattamalla, vastaanottimen BW:tä ja pienentämällä pulssin nousuaikaa. [3]





Kuva 2. Walk-virheen periaate.

Jitteriä aiheuttava vastaanottimen elektronikasta johtuva kohina on yleensä dominoivin kohinalähde. Kapea optinen pulssi, joka sopii yhteen vastaanottimen BW:n kanssa, minimoi jitterin [4].

Tässä työssä pyrittiin vähentämään näiden ongelmien vaikutuksia keskittymällä pulssin leveyteen. Kapealla pulssilla on monia haluttuja ominaisuuksia ToF-etäisyysmittausjärjestelmässä, sillä etäisyyden mittaustarkkuus on kääntäen verrannollinen laserpulssin leveyteen, jos TDC ei ole dominoivin virhelähde [5]. Kapealla pulssilla päästään suoraan parempaan kertamittaustarkkuuteen. Esimerkiksi 67 ps virhe viiveessä aiheuttaa 1 cm virheen mitatussa matkassa [6]. Lähettimen kokoa pyritään myös pienentämään, jotta integrointiaste tulisi paremmaksi. Aiemmin CMOS-ajureilla (Complementary Metal-Oxide-Semiconductor) ei ole saatu tarpeeksi suuria virtoja aikaiseksi ja diskreteilla piireillä pulssin leveys on jäänyt suureksi, sekä ne eivät sovellu miniatyrisoidun lähettimen vaatimuksiin suuren kokonsa vuoksi. CMOS-ajurin käyttöjännite on 5V, jolloin tehonkulutus saadaan paljon pienemmäksi, kuin mihin diskreteilla piireillä päästäisiin.

Pulssittimella ajetaan Oulun yliopiston Elektroniikan laboratoriossa kehitettyjä laserdiodeja, joista noin 1 ns levyisellä virtapulssilla saadaan 100 ps luokan levyinen optinen pulssi. Virtapulssien leveys, jolla saavutetaan 100 ps optinen pulssi, vaihtelee eri rakenteen omaavien laserdioidien välillä ja näin ollen pulssitin tarvitsee pulssinleveydensäätö mahdollisuuden.

### 3 PULSSITETTU LASERAJURI

Yleensä pulssitetut laserajurit kytkevät käyttöjännitteen (VDD) LD:n yli, mutta myös virralla ohjattuja pulssittimia käytetään. Jotta pulssista saataisiin lyhyt ja nopea, jännitteen kytkeminen täytyy tapahtua nopeasti. Yleensä kytkimenä on käytetty avalanche-bipolaaritransistoria (Bipolar Junction Transistor, BJT), jolla saadaan aikaan 3 ~ 5 ns levyisiä virtapulsseja. BJT:n lämpenemisestä johtuen pulssitustaajuus jää 50 kHz alle. Nykyään BJT-kytkimen korvaajaksi on noussut kanavatransistori (Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET). MOSFET:lla päästään alle 1 ns pulsseihin ja jopa 100 MHz taajuuksille. [7]

#### 3.1 Laserajurimalleja

Tällä hetkellä laserajurimalleja on pääpiirteittäin kaksi, kun halutaan suuri tehoinen ja lyhyt optinen pulssi. Näistä on kehitetty erilaisia versioita. Mallit on esitetty kuvissa 3 a) ja b). Laserajuri kuvassa 3 a) on yleisemmin käytetty ja on käytännössä kytkintransistorilla Q1 varustettu LCR-piiri. Kondensaattori C varataan käyttöjännitteellä diodin D ja vastukse Rb avulla kytkimen ollessa avoimena. Kytkimen sulkeutuessa C:n varaus ei pysty purkautumaan nopeasti, jolloin laserdiodin LD katodi tippuu VDD:n verran maata alemmaksi ja samalla aiheuttaa LD:lle myötäbiaksen. LD:n läpi kulkeva virta purkaa C:n varauksen ja LCR-piiri määrää pulssin leveyden, jos kytkin on tarpeeksi pitkän ajan suljettuna. Jos oletetaan, että piirin silmukan parasiittiset induktanssit ovat yhteensä  $L_{tot}$  ja  $R_d \sim \sqrt{L_{tot}/C}$ . Voidaan virtapulssin leveys arvioida kaavalla

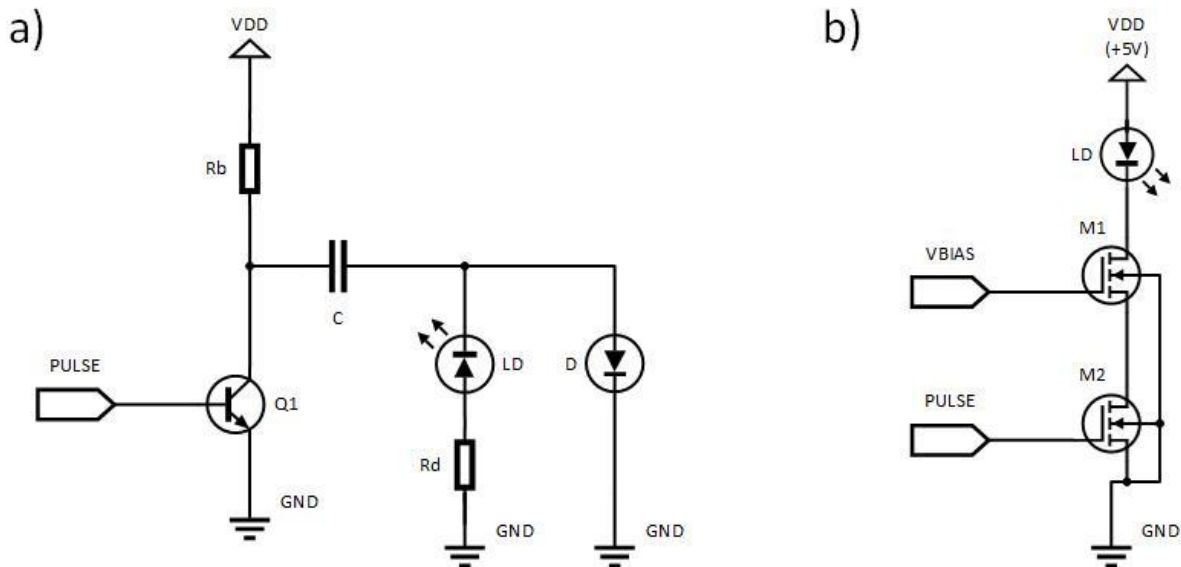
$$PWHM \approx 2 \cdot \sqrt{L_{tot} \cdot C}, \quad (1)$$

missä  $L_{tot}$  on parasiittinen kokonaisinduktanssi. Tällöin kondensaattorilla C voidaan määrätä pulssin leveys. Jos LCR-piiri on vaimennettu oikein ( $R_d \sim \sqrt{L_{tot}/C}$ ), virtapiikin huippu voidaan laskea kaavasta

$$i_{peak} \approx \frac{V_{dd}}{R_d + \sqrt{\frac{L_{tot}}{C}}}, \quad (2)$$

josta nähdään, että virtapulssin amplitudin maksimoimiseksi parasiittiset induktanssit pitää saada mahdollisimman pieniksi. Malli on helppo toteuttaa passiivisilla komponenteilla. Ongelma on pulssin leveyden säätö, joka tehdään fyysisesti vaihtamalla kondensaattori. [8]

Kuvan 3 b) piiri on toinen tapa luoda virtapulssi LD:lle. Nopealla kytkintransistorilla M2 luodaan halutun mittainen lyhyt pulssi LD:lle. Aluksi LD:n anodi on VDD:ssä ja katodi kelluu, koska kytkin on avoimena. Kytkimen sulkeutuessa LD:n yli kytkeytyy käyttöjännite VDD ja LD myötäbiasoituu. Toinen transistori M1 voidaan sijoittaa kytkimen ja LD:n väliin, joka mahdollistaa virran säätämisen. Mallin vahvuutena on halutunlaisen pulssin säätäminen ilman komponenttien vaihtamista. Haasteena on suunnitella piiri, joka muodostaa halutun levyiset pulssit ja esiajuri, joka jaksaa ajaa kytkintä tavoiteltaessa yli ampeerin virtoja. [9]



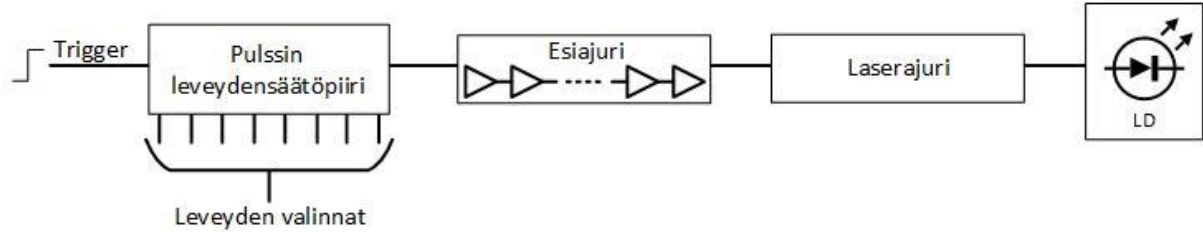
Kuva 3 a) ja b). Tyypilliset mallit pulssitetuille laserajureille.

### 3.1.1 Referenssikatsaus

Referenssissä [8] on esitetty  $0,35\ \mu\text{m}$  HV-CMOS- teknologialla valmistettu laserajuri, jolla päästään 2 ns virtapulssiin amplitudin ollessa 4 A ja käyttöjännitteen 50 V. Ajuri pystyy jopa 1 MHz ja sitä suurempiin pulssitustaajuuksiin. Kyseinen piiri perustuu kuvan 3 a) mallin rakenteeseen, jossa Q1 on korvattu NMOS-kytkimellä (n-channel MOSFET). Induktanssi on minimoitu kytkemällä yhteen neljä piiriä rinnan. Ohutkalvolle tehdyllä piirillä, jossa on käytetty infrapuna lediä (Infrared Light Emitting Diode, IR-LED), on saatu 2 A optisen pulssin nousu- ja laskuaika (fall time,  $t_f$ ) nopeutettua 2,6 ns:iin [10]. Piiri mukailee molempia edellä mainittuja malleja. Kytkintransistorin sulkeutuessa LD myötäbiasoituu. Passiivisista komponenteista ei ole kuitenkaan vielä päästy eroon. Referenssin [9] laserajuri on lähinnä tässä diplomityössä tehtyä piiriä. Kuvan 3 b) mallin mukainen piiri on täysin integroitu, mukaan lukien kytkimelle tulevan pulssin leveyden säätö. Mallilla saavutetaan 5 V:lla 464 ps levyinen pulssi, joka on amplitudiltaan 500 mA. Piirissä on rinnan 100 laserajurisolua ja niiden määrää kasvattamalla voidaan parantaa ajokykyä. 160 nm teknologialla on toteutettu laserajuri, jolla saavutettiin teräviä alle 1 ns pulsseja 40 MHz taajuudella amplitudin ollessa jopa 20 A ja käyttöjännite yli 54 V [11]. Mallissa on käytetty kolmea transistoria päällekkäin, yksi toimii virransäätimenä, toinen kytkimenä ja kolmas kaskadiasteena.

## 3.2 Pulssin leveydensäätöpiiri

Työssä käytettävä laserajurimalli mahdollistaa optisen pulssin leveyden säädön säätämällä NMOS-kytkintransistorin hilalle tulevan jännitepulssin leveyttä. Tällöin piirillä, jolla voidaan liipaisusignaalista tehdä pulssi ja säätää sen leveyttä, mahdollistetaan optisen pulssin säätö sopivaksi eri laserdiodeille. Kuvassa 4 on esitetty säädettävän pulssittimen lohkokaavio. Pulssin leveydensäätöpiiri tekee pulssitustaajuuden määräävästä Trigger-signaalista pulssin, jonka leveyttä voidaan digitaalisesti säätää. Piirin täytyy pitää viiveet stabiileina lämpötilan, käyttöjännitteen tai prosessikulmien muuttuessa. Esiajurin bufferit varmistavat, että pulssin ajokyky riittää laserajurin kytkintransistoreille, jolloin kytkin sulkeutuu pulssin ajaksi ja LD myötäbiasoituu.



Kuva 4. Säädetävän pulssittimen lohkokkaavio.

100 ps resoluutio pulssin leveyden säädössä on riittävä, koska noin 1 ns leveällä LD:n läpi asettuvalla virtapulssilla saadaan lyhyt 100 ps optinen pulssi. Tämä voidaan nykyisillä teknologioilla saavuttaa yksinkertaisilla viive-elementeillä, joiden porttiviiveellä saadaan alle 100 ps viiveitä [12]. Bufferista koostuvan viive-elementin portin nousu- ja laskuaikaa voidaan arvioida kaavalla invertterin 50% laskuajasta

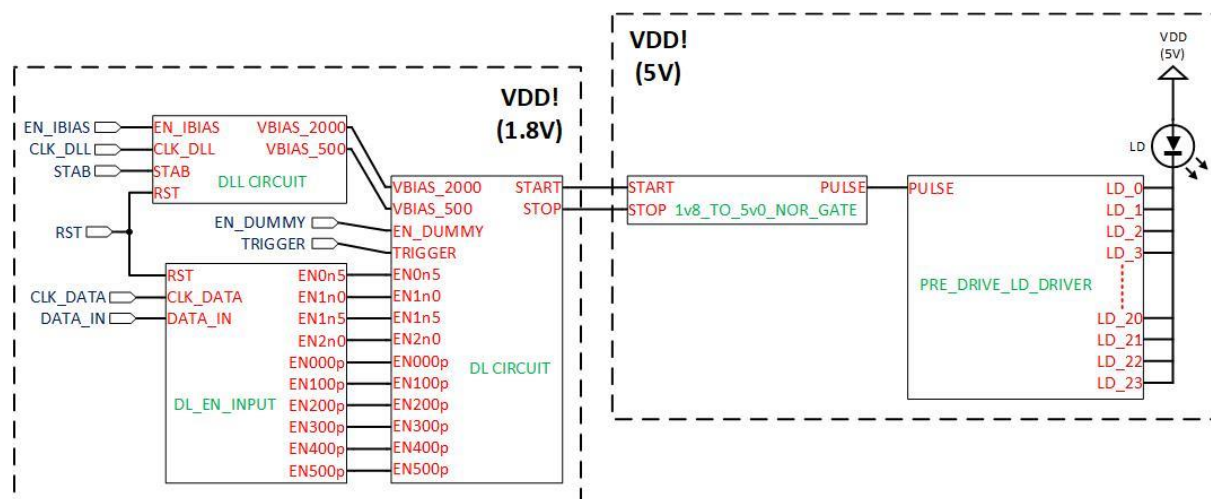
$$T_{50\%} \approx 0,7\tau = 0,7R_{eq}C_p = 0,7 \frac{2,5}{\mu_n C_{ox} \frac{W}{L} (V_{DD} - V_{tn})} C_p, \quad (3)$$

missä  $R_{eq}$  on NMOS:n ekvivalenttinen vastus,  $\mu_n$  on elektronien liikkuvuus,  $C_{ox}$  on hila-substraatti -kapasitanssi pinta-alaa kohden,  $W/L$  on kanavan leveyden ja pituuden suhde,  $V_{DD}$  on käyttöjännite,  $V_{tn}$  on NMOS:n kynnysjännite ja  $C_p$  on inverttereiden välisen solmupisteen kokonaiskapasitanssi. Tämä kaava antaa karkean approksimaation bufferin ensimmäisen invertterin viiveestä. Bufferin kokonaisviive on noin  $2 * T_{50\%}$ , jos N- ja PMOS:n  $W/L$ -suhteet on sovitettu yhteen siten, että nousu- ja laskuajat ovat symmetriset. [13] [14]

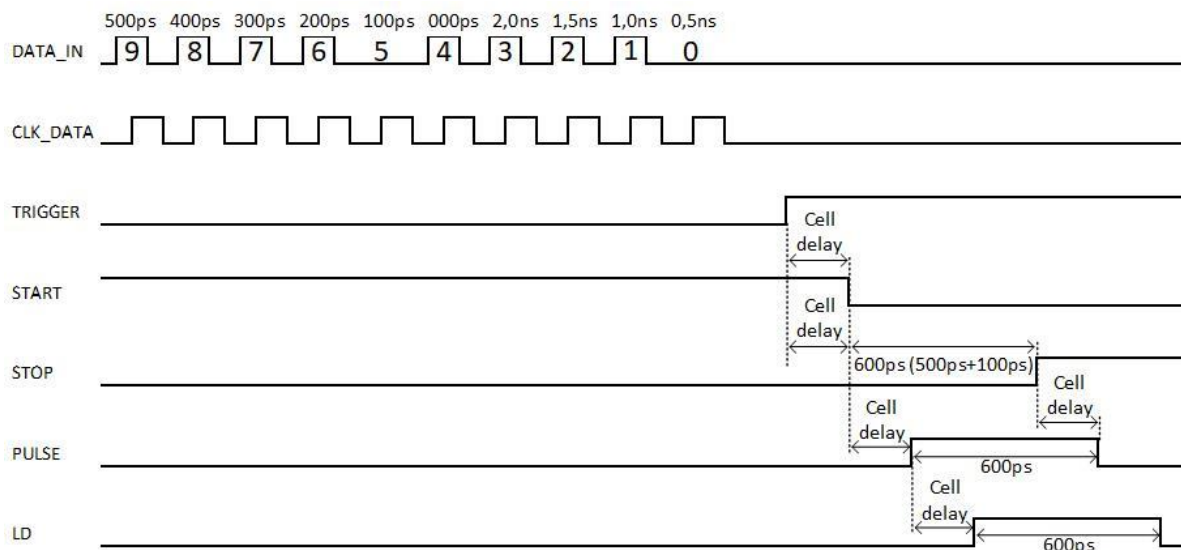
## 4 INTEGROITU PULSSISÄÄDETTÄVÄ CMOS-PULSSITIN

Integroidun pulssisäädettävän CMOS-pulssittimen lohkokaavio on esitetty kuvassa 5. Pulssitin toimii kahdella eri käyttöjännitealueella. Itse laserajuri sekä esiajuri toimivat 5 V käyttöjännitteellä ja viivelinjapiiri (DL-piiri) sekä viivelukittu silmukkapiiri (DLL-piiri) toimivat 1,8 V käyttöjännitteellä. DL-piirillä on karkea ja tarkka viivelinja (Delay Line, DL), joille molemmille on omat viivelukitut silmukat (Delay-Locked Loop, DLL) DLL-piirillä. RST-signaali varmistaa, että piirien kiikut asettuvat alussa oikein. DLL-piirin kellojakso on 10 ns, joka syötetään CLK\_DLL tulolla. Piiri lukitsee viive-elementtien viiveet ulkoiseen stabiiliin referenssitaajuuteen, jolloin lämpötila- ja prosessiparametrien vaihteluiden vaikutus elementtien viiveeseen saadaan stabiloitua. Samoja säätöjännitteitä (VBIAS\_2000 ja VBIAS\_500) käytetään stabiloimaan identtiset DL-piirin viive-elementit. Karkea DL koostuu 500 ps viive-elementeistä. Näistä voidaan valita karkea viive 500 ps tarkkuudella väliltä 0,5 – 2,5 ns. 100 ps viive-elementeistä koostuvasta tarkasta DL:stä voidaan valita viive 100 ps tarkkuudella väliltä 0 – 500 ps. Alussa STAB:lla säätöjännitteet nostetaan 1,8 V:iin, josta ne tippuvat lukitustasolle IBIAS:lla säädettyjen askelten avulla. TRIGGER menee DL-piirille, josta saadaan ulos 0 viiveellä ulostuleva referenssisignaali START ja 100 ps tarkkuudella viivästetty STOP-signaali väliltä 0,5 – 2,5 ns. DL-piirin START- ja STOP-signaalit, joiden välinen viive on valittu enableoinneilla (esimerkiksi 500 ps + 100 ps = 600 ps), yhdistetään PRE\_DRIVE\_LD\_DRIVER-lohkolle meneväksi positiiviseksi pulssiksi.

Kuvassa 6 on esitetty pulssisäädettävän CMOS-pulssittimen ajoituskaavio. Nolla-aktiivisilla enableointibiteillä valitaan, mitkä DL-piirin aktivointitulot (EN0n5 ~ EN500p) ovat päällä. Kuvassa 6 on valittu 600 ps viive esimerkiksi. Bitit syötetään DATA\_IN tuloon ja siirretään aktivointitulolle 10 jaksoisella kellopulsilla CLK\_DATA. DL-piirin lopussa laskeva reunainen START-signaali ja nouseva reunainen STOP-signaali lähetetään käyttöjännitteen muunnoslohkolle (1v8\_TO\_5v0\_NOR\_GATE). 1,8 V signaalit nostetaan 5 V:iin ja yhdistetään yhdeksi positiiviseksi pulssiksi NOR-portilla (not or), jonka jälkeen esiajuri syöttää pulssin laserajurisolujen kytkintransistoreille ja LD myötäbiasoituu. Cell delay:t kuvassa 6 havainnollistavat ketjussa tapahtuvaa viivettä muissa logiikkapiireissä, jotka on sovitettu molemmissa haaroissa, eivätkä vaikuta säätöviiveeseen.



Kuva 5. Integroidun pulssisäädettävän CMOS-pulssittimen lohkokaavio.



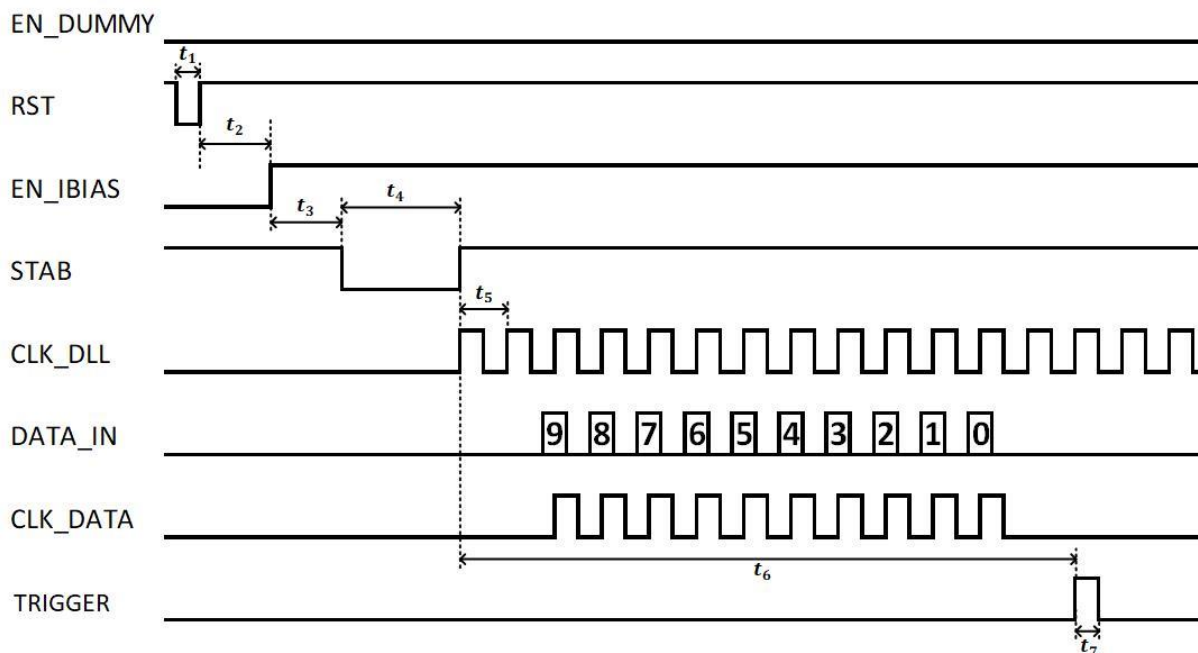
Kuva 6. Pulssisäädettävän CMOS-pulssittimen ajoituskaavio.

#### 4.1 Alustus

DLL-piiri ja DL-piiri pitää alustaa ennen kuin piiri stabiloituu. Ajoituskaavio alustuksesta on esitetty kuvassa 7, ja taulukossa 1 ajoituskaavion viiveet. DL-piirin EN\_DUMMY on aina looginen nolla, jotta referenssisignaali START kokisi samat elementtien aiheuttamat viiveet (kuten cell delay:t kuvassa 6) kuin viivästetty STOP-signaali. STAB-signaalin ollessa looginen nolla, DL-säätöjännitteet nousevat 1,8 V:iin. Näin ollen saadaan piiri alkutilaan, jossa se käynnistyy oikein. STAB:in nousevalla reunalla DLL:t alkaa säätämään DL:ien säätöjännitteet kohdilleen ja lukitsee ne ulkoiseen referenssiin. TRIGGER voidaan lähettää vasta, kun säätöjännitteet ovat lukkiutuneet. Tätä odotellessa karkean ja tarkan viiveen nolla-aktiiviset enablintisanat syötetään DL:n aktivointituloille käänteisessä järjestyksessä 0...9 (0,5 ns; 1,0 ns; 1,5 ns; 2,0 ns; 0 ps; 100 ps; 200 ps; 300 ps; 400 ps; 500 ps). Esimerkki 600 ps viiveen valinnasta esitettiin kuvassa 6.

Taulukko 1. Ajoitus

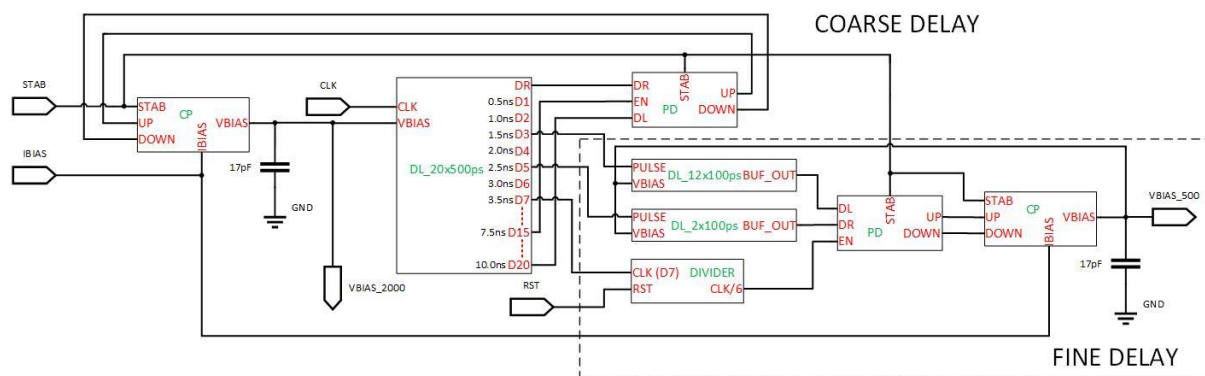
Aika	Kuvaus	Min	Yksikkö
$t_1$	Reset päällä	20	ns
$t_2$	Reset pois päältä ennen bias-virtaa	100	ns
$t_3$	Bias-virta päällä ennen stabia	100	ns
$t_4$	Stab päällä	1,5	us
$t_5$	DLL-kellon jakson leveys	10	ns
$t_6$	Stab pois päältä ennen triggeriä	2	ms
$t_7$	Triggerin leveys	20	ns



Kuva 7. Alustuksen ajoituskaavio.

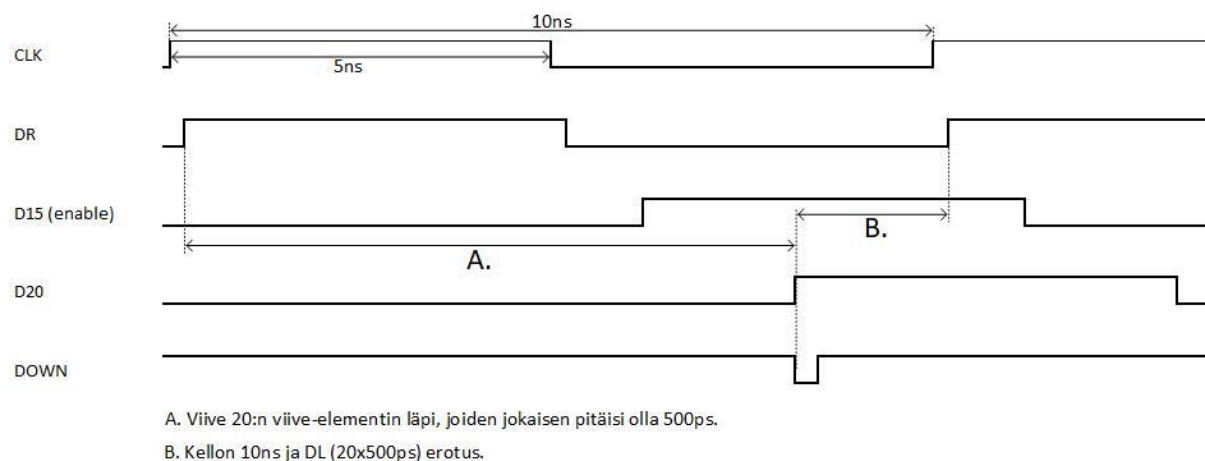
#### 4.2 Viivelukittu silmukkapiiri

DLL-piirin lohkokaaavio on esitetty kuvassa 8. IBIAS syöttää virran DLL:ille. Alustuksen aikana VBIAS-jännitteet nostetaan 1,8 V:iin STAB:lla. Ulkoinen 100 MHz kello tuodaan karkean puolen DL\_20x500ps-lohkolle. Lohko koostuu 22:sta 500 ps viive-elementistä. Elementit ovat identtisiä DL-piirin vastaavien kanssa. Lähtöjen DR ja D20 välinen viive lukitussa tilassa on 10 ns ( $500 \text{ ps} * 20 \text{ kpl [D20 ~ DR]} = 10 \text{ ns}$ ). Karkean puolen vaihteilmais (Phase Detector, PD) vertailee tulojen DR ja DL nousevia reunoja, enablen EN ollessa päällä, ja sen mukaan lähettää UP- tai DOWN-pulssin varauspumpulle (Charge Pump, CP). UP- ja DOWN-pulssien pituuden määrää PD:n sisällä oleva erillinen viivelinja. CP nostaa tai laskee VBIAS\_2000-jännitettä, kunnes viive on 500 ps. Tarkalla puolella vertailtavat pulssit ja enable otetaan myös DL\_20x500ps-lohkolta. Lähtö D7 kulkee DIVIDER-lohkon kolmen kiikun kautta, joka tekee tarkan puolen säädöstä kuusi kertaa hitaamman kuin karkean puolen säätö. Tämä vähentää CP:n aiheuttamaa häiriötä ja pienentää virrankulutusta. Vertailtavia pulsseja D3 ja D5 ( $500 \text{ ps} * 2 \text{ kpl [D5 ~ D3]} = 1 \text{ ns}$ ) viivästetään 100 ps viive-elementeillä ( $12 * 100 \text{ ps} - 2 * 100 \text{ ps} = 1 \text{ ns}$ ), jotka ovat identtisiä DL-piirin vastaavien kanssa. Samoin kuin karkealla puolella, myös tarkalla puolella PD vertaa nousevia reunoja ja CP säätää VBIAS\_500-jännitettä, kunnes lukitus saavutetaan ja viive on 100 ps. Kun viive-elementtien lämpötilojen muutos vaikuttaa viiveeseen, DLL:t säätävät sen jälleen kohdilleen. [15] [16]



Kuva 8. DLL-piirin lohkokaavio

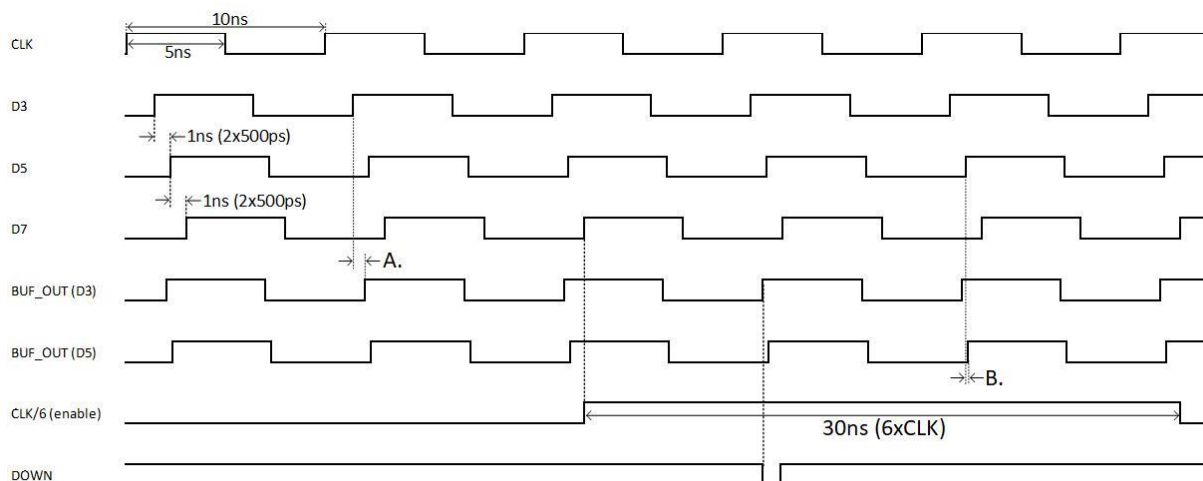
Kuvassa 9 on esitetty esimerkki karkean puolen DLL:n ajoituskaaviosta. Enablen D15 jälkeen tulevien DR ja D20 nousevien reunojen pitäisi nousta yhtä aikaa, jos 500 ps viive-elementit ovat lukittu 500 ps:iin. Enableksi on valittu D15, joka on viivästynyt 7,5 ns verrattuna DR:ään. Tämä varmistaa sen, että enableointi menee päälle riittävällä marginaalilla DR:n ja DL20:n ensimmäisten nousevien reunojen välissä, sekä pysyy päällä, kunnes seuraava DR:n reuna nousee. Enableointi varmistaa, että vertailtavat reunat ovat DR:n toinen nouseva reuna, joka on 10 ns päässä ensimmäisestä reunasta, ja D20 ensimmäinen nouseva reuna, jonka pitäisi olla viivästynyt saman verran. Tässä esimerkissä viive-elementit ovat liian nopeita (20 elementtiä aiheuttaa yhteensä viiveen A), jolloin D20:n reuna nousee ajan B verran ennen DR:n reunaa. Tällöin PD antaa DOWN-pulssin CP:lle, joka laskee VBIAS\_2000-jännitettä. Jännitteen laskeminen hidastaa viive-elementtejä, jonka jälkeen PD tekee uuden vertailun. Tätä jatkuu, kunnes DR:n reuna nousee ennen D20:n reunaa, jolloin PD antaa UP-pulssin ja CP nostaa jännitettä. Tällöin ollaan lukitus tilassa, jolloin jännite nousee ja laskee (hakkaa) oikean jännitteen ympärillä.



Kuva 9. Esimerkki karkean puolen DLL:n ajoituskaaviosta.

Tarkan puolen DLL:n ajoituskaavio esimerkki on esitetty kuvassa 10. Vertailtavien reunojen D3 ja D5 välinen viive on 1 ns, kun karkean puolen DLL on lukitus tilassa. D3:sta viivästetään 1,2 ns ja D5:sta 0,2 ns, jolloin reunojen pitäisi nousta yhtä aikaa. Esimerkissä viive-elementit ovat liian nopeita, jolloin BUF\_OUT(D3) nousee ennen BUF\_OUT(D5):sta. PD antaa DOWN-pulssin CP:lle, kuten edellisessäkin esimerkissä. VBIAS\_500-jännite laskee ja vertailu tehdään uudelleen.





A. Viive 12:sta viive-elementin läpi, joiden jokaisen pitäisi olla 100ps.

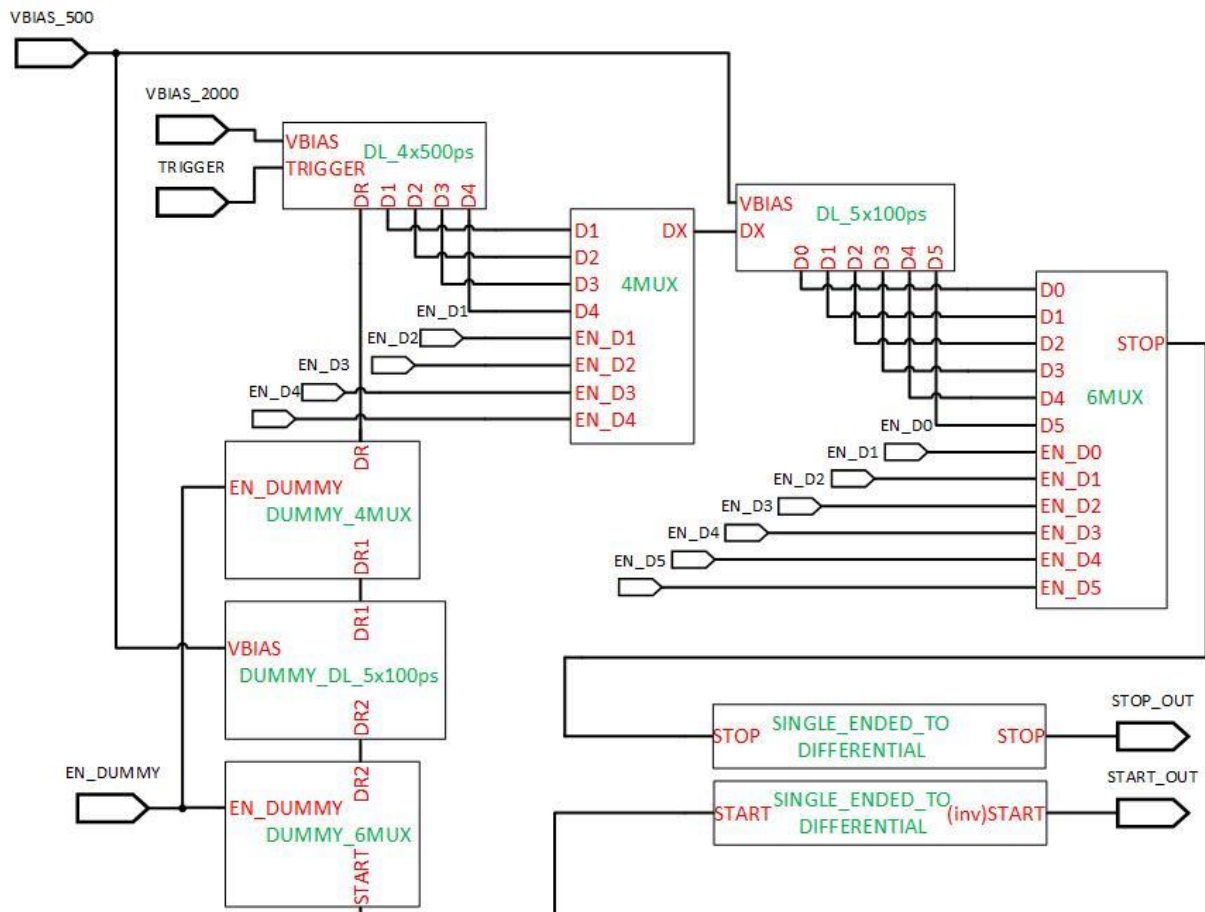
B. Viive 2:n viive-elementin läpi, joista kummankin pitäisi olla 100ps.

Kuva 10. Esimerkki tarkan puolen DLL:n ajoituskaaviosta.

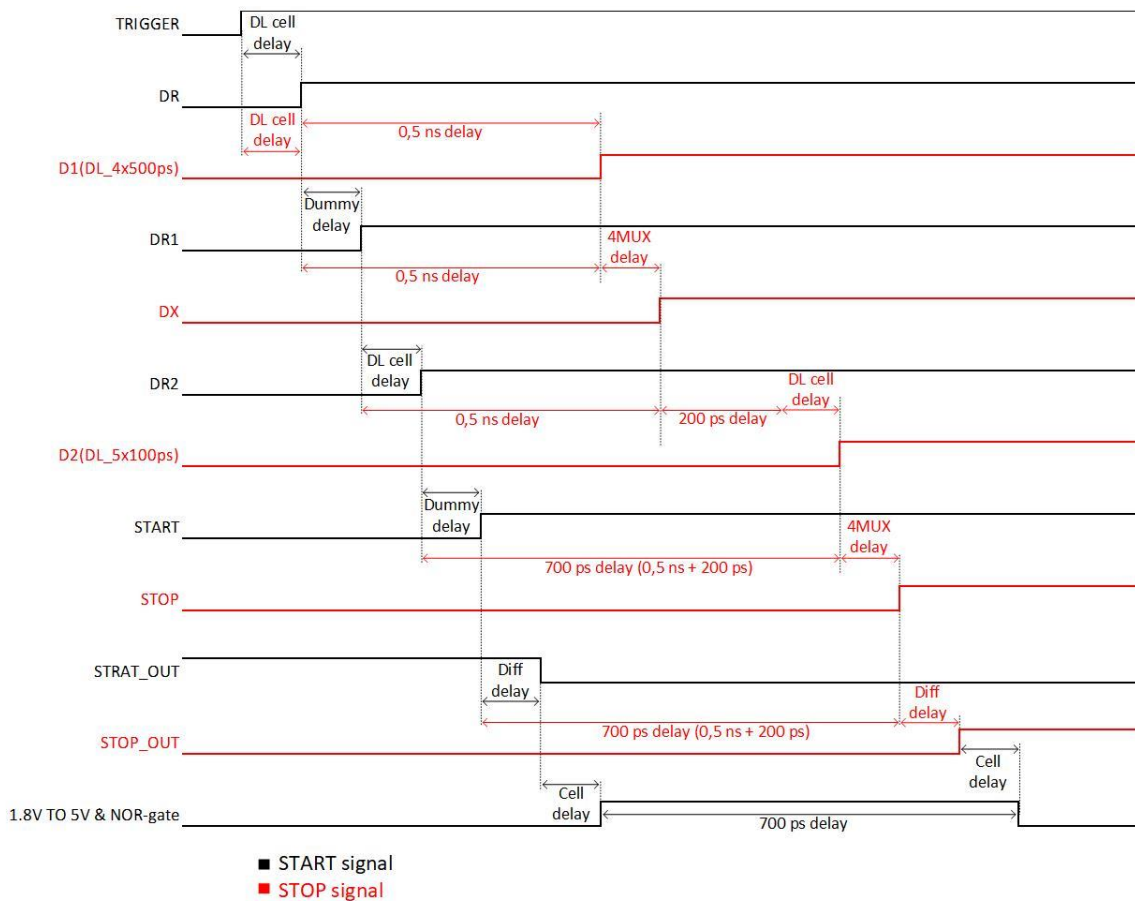
### 4.3 Viiveohjattu pulssipiiri

Kuvassa 11 on esitetty DL-piirin lohkokaavio. Piirissä on kaksi DL:ää, joista viivästetty signaali valitaan MUX:ien avulla. DLL:ltä tulevat VBIAS\_2000- ja VBIAS\_500-säätöjännitteet pitävät DL:ien viive-elementtien viiveet oikean pituisina. Jokaiselle lohkolle START-puolella on myös vastaavat dummy-lohkot, jotta START- ja STOP-signaalit kokisivat samanlaiset komponenteista aiheutuvat viiveet. DL-piirin lopussa on SINGLE\_ENDED\_TO\_DIFFERENTIAL-lohkot, jotka muuttavat nouseva reunaisen START-signaalin laskeva reunaiseksi. Tämä tehdään esiajuriille menevän pulssin muodostamista varten, joka käsitellään kappaleessa 4.4.

Esimerkki signaalista, joka kulkee DL-piirin läpi ja muodostaa ennalta valitun 700 ps positiivisen pulssin, on esitetty kuvassa 12. Nouseva reunainen TRIGGER-signaali ajetaan lohkoon DL\_4x500ps, jossa on 6 kappaletta 500 ps viive-elementtiä. DR-signaali otetaan ensimmäisen viive-elementin jälkeen. DR kulkee dummy-lohkojen läpi, jotka aiheuttavat samanlaisen ylimääräisen viiveen kuin DL:ien läpi kulkenut viivästetty STOP-signaali kokee. DUMMY\_4MUX:n viive on sama kuin 4MUX:n, DUMMY\_DL\_5x100ps:n viive on sama kuin DL\_5x100ps:n lähdön D0 ja DUMMY\_6MUX:n viive on sama kuin 6MUX:n. DL\_4x500ps-lohkolta lähtee neljä 500 ps välein olevaa signaalia, jotka ovat viivästyneet 500 – 2000 ps DR-signaalista. Ne menevät 4MUX:lle, josta valituilla enableoinneilla (EN\_D1 ~ EN\_D4) saadaan tavoiteltu karkeaviive, joka 700 ps esimerkissä on valittu enableoinnilla EN\_D1. Lohko DL\_5x100ps tekee saman kuin lohko DL\_4x500ps, paitsi että lohko muodostaa 0 – 500 ps viiveet 100 ps tarkkuudella, joka 700 ps esimerkissä on valittu enableoinnilla EN\_D2. Näin voidaan valita haluttu viive väliltä 500 – 2500 ps, 100 ps tarkkuudella.



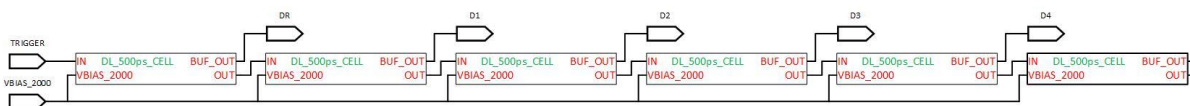
Kuva 11. DL-piirin lohkokkaavio.



Kuva 12. Esimerkki 700 ps viivästetyn signaalin kulusta DL-piirissä.

#### 4.3.1 Viivelinjat

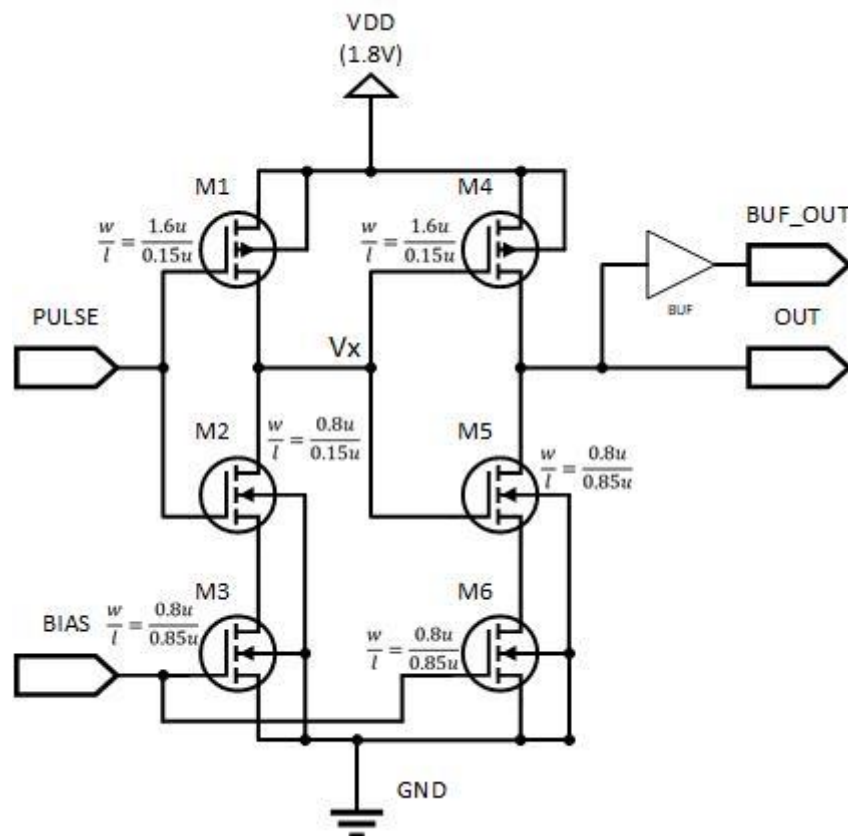
Kuvassa 13 on esitetty DL\_4x500ps-viivelinjan lohkokaavio. DL koostuu 6:sta erillisestä 500 ps viive-elementistä. Viivästetyt signaalit (D1 ~ D4) ja referenssisignaali (DR) otetaan ulos ensimmäisen ja viimeisen viive-elementtien välistä. Näin signaalien väliset viive-elementit kokevat samantyyppiset kuormat, jolloin viiveet ovat identtisiä. DL\_5x100ps-viivelinja toimii muuten samantyyppisellä kuin DL\_4x500ps, paitsi viive-elementtejä on 7 kappaletta ja jokainen niistä viivästyy signaalia 100 ps.



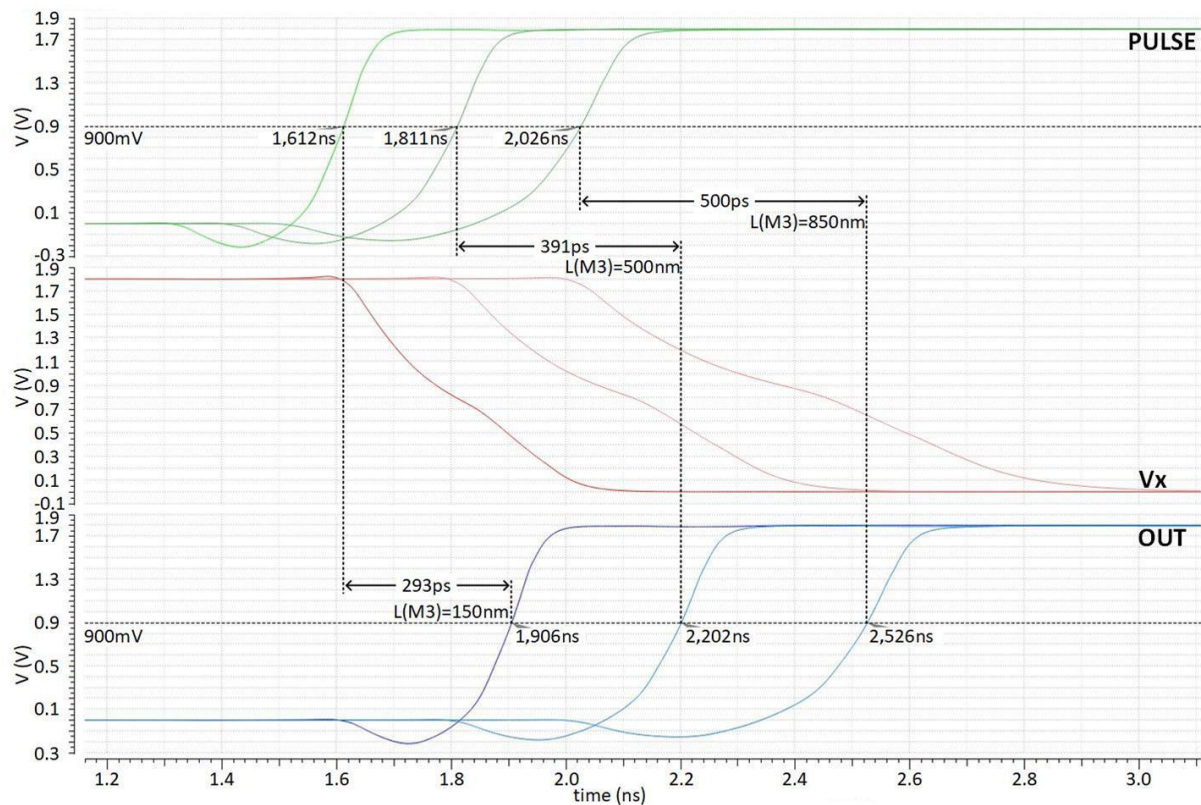
Kuva 13. DL\_4x500ps lohkokaavio.

DL:ien viive-elementit koostuvat bufferista ja kahdesta kuristin transistorista, joiden avulla viive voidaan mitoittaa. Tällainen viive-elementti on esitetty kuvassa 14 ja simulaatio kuristintransistorien W/L-suhteen muutoksesta vakio BIAS-jännitteellä kuvassa 15. Kuvien viive-elementti on suunniteltu tekemään 500 ps viive. Viive on säädetty 500 ps:iin mitoittamalla kuristin transistorin M3 pituus arvoon  $L = 850$  nm. Kuvan 15 simulaatiosta huomataan, että L:n kasvaessa viive pitenee, koska W/L-suhde pienenee, jolloin transistorin virta kuristuu ja solmupiste  $V_x$ :n kapasitanssi purkautuu hitaammin. Tämä kasvattaa viive-elementtien viivettä, joka myös nähdään kaavasta (3) (esitetty sivulla 12), jossa pienempi W/L-suhde antaa

pidemmän viiveen. Transistori M6 kuristaa pulssin laskevaa reunaa pitäen pulssin määrämittäisenä viivelinjan läpi. Kuvan 15 simuloinnissa ei ole esitetty pulssin laskevaa reunaa, koska pulssin nousevat reunat muodostavat viivelinjassa käytettävät lähtösignaalit. 100 ps viive-elementissä W/L-suhdetta pitää kasvattaa huomattavasti verrattuna 500 ps viive-elementtiin. Pituudeksi L on valittu pienin mahdollinen arvo 150 nm, joka käytetyllä teknologialla voidaan toteuttaa. Tämä ei kuitenkaan riitä saavuttamaan 100 ps viivettä, joten leveys W on kasvatettu 4  $\mu\text{m}$ :iin, jotta viive-elementti olisi tarpeeksi nopea. Molempien, 500 ps ja 100 ps, viive-elementtien BIAS-jännite on valittu siten, että säätöalue on riittävä molempiin suuntiin. Lämpö- ja prosessiparametrien vaihtelut voivat nopeuttaa tai hidastaa transistoreja, jolloin DLL-piiri säätelee BIAS-jännitteitä ja viive pysyy lukittuna. [12] [14] [17]

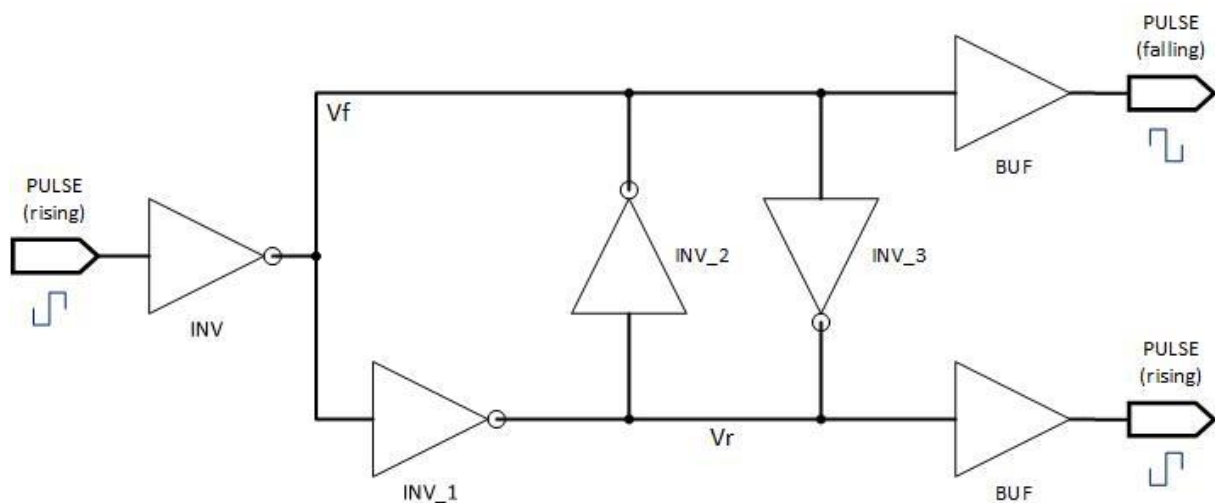


Kuva 14. 500 ps Viive-elementti.



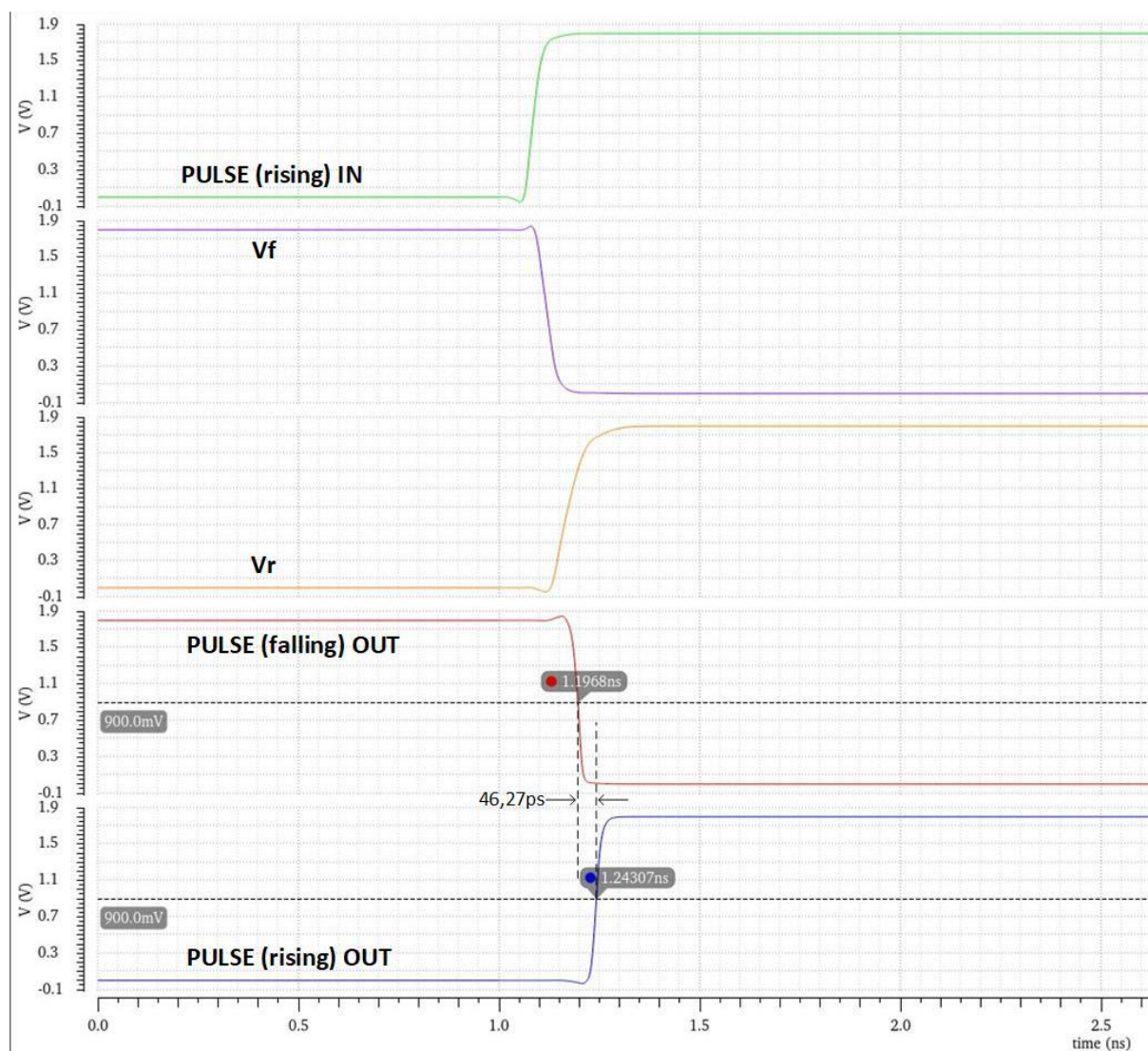
Kuva 15. 500 ps viive-elementin simulaatio eri  $L(M3)$  arvoilla.

Nouseva START-signaali on muutettava laskevaksi NOR-portin kombinaatiologiikkaa varten, jotta esiajuriin saataisiin menemään määrätyn mittainen positiivinen pulssi. Tämä tapahtuu kuvassa 16 esitetyllä SINGLE\_ENDED\_TO\_DIFFERENTIAL-lohkokolla, joka muuntaa signaalin differentiaaliseksi [18]. Lohkon simulaatio on esitetty kuvassa 17. Viivästetty signaali tarvitsee myös ko. lohkon, jotta komponenteista aiheutuva viive pysyisi samana. Näistä lohkojen lähdöistä START:lle käytetään laskevaa reunaa ja STOP:lle nousevaa reunaa. Inverttereiden INV\_2 ja INV\_3 on tarkoitus minimoida INV\_1:n tuottama viive lähtöön. Simulaatiosta kuitenkin nähdään, ettei laskeva ja nouseva ulostulo ole täysin samanaikaisia. Lähtöjen noin 46 ps:n ero on kuitenkin riittävän pieni tässä tarkoituksessa. [18]



Kuva 16. Signaalin muunnin differentiaaliseksi.

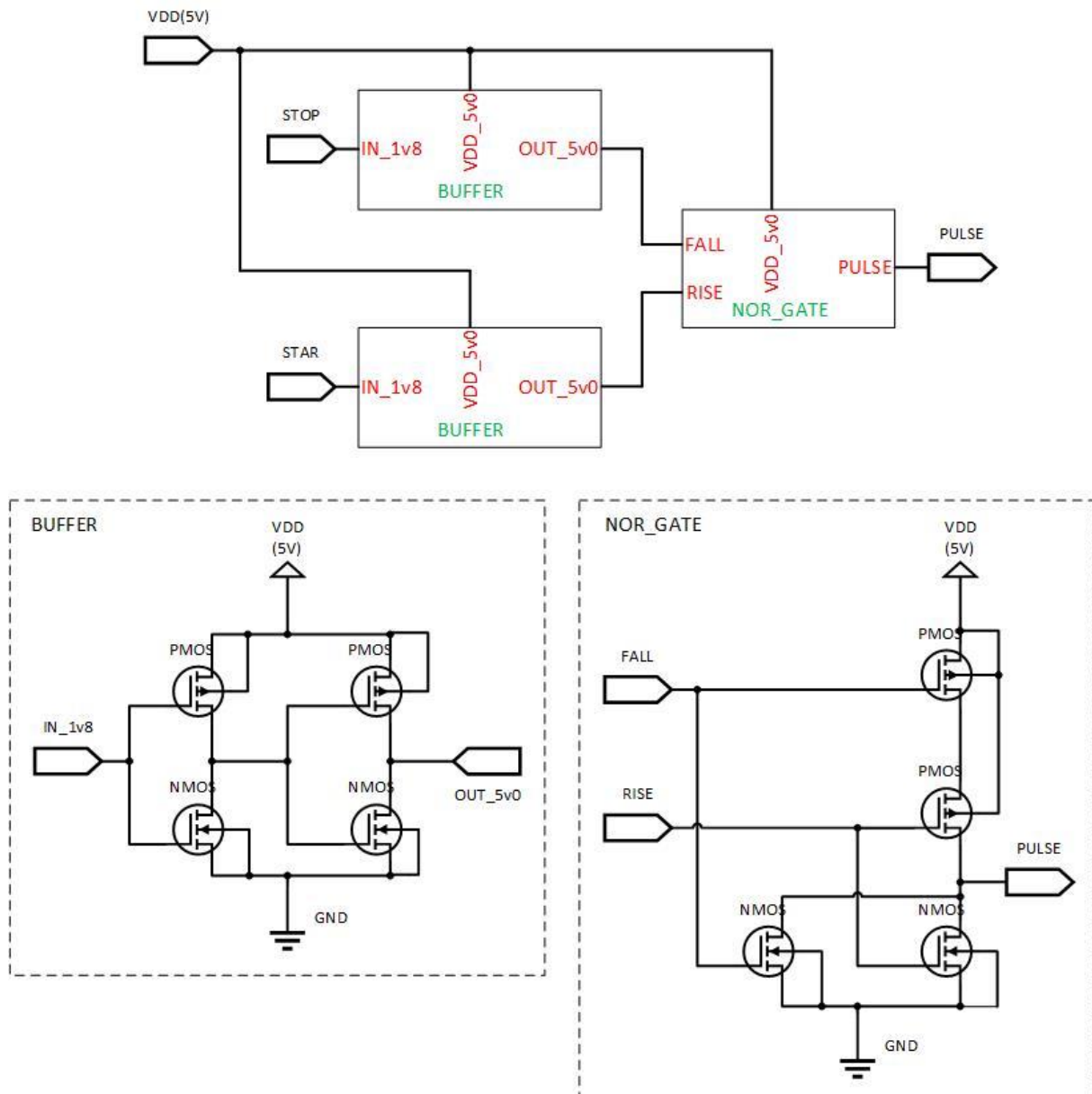




Kuva 17. Simulaatio signaalin muuntamisesta differentiaaliseksi.

#### 4.4 Logiikkatason muunninlohko

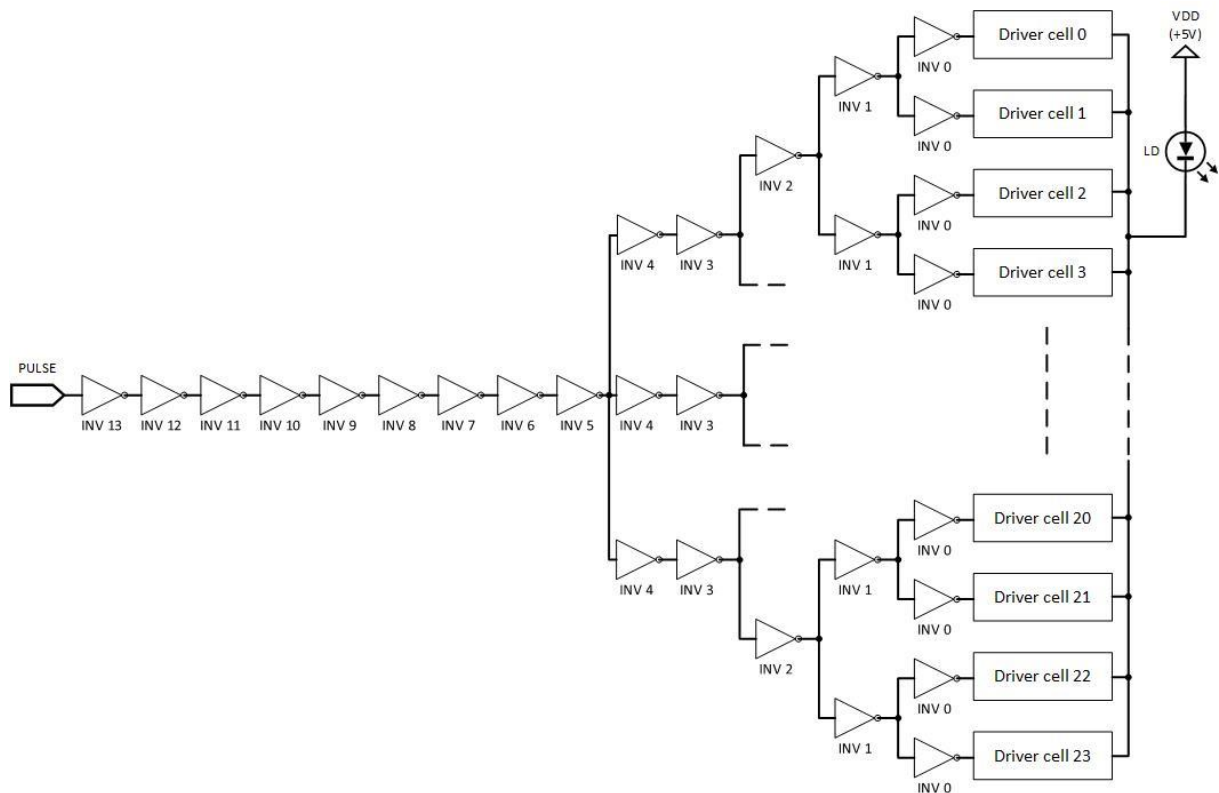
Kuvassa 18 on esitetty logiikkatason muunninlohko. Bufferit nostavat 1,8 V logiikkapuolelta tulevat START- ja STOP-signaalit 5 V tasolle. Tämän jälkeen 5 V käyttöjännitteellä toimiva NOR-portti yhdistää laskevan ja nousevan signaalin yhdeksi pulssiksi esiajurille. Pulssin jännitetaso nostetaan, jotta kytkintransistorin hilaa voidaan ohjata 5 V jännitteellä. Tähän tarvitaan transistori, joka kestää laserajurisolun 5 V käyttöjännitteen.



Kuva 18. Logiikkatasonmuunnin ja NOR-portti.

#### 4.5 Esiajuri

Jotta jännitteen kytkeminen LD:lle olisi mahdollisimman nopeaa ja virta ampeeriluokassa, kytkintransistorin on oltava suuri. Työssä on käytetty 24 erillistä laserajurisolua, jotta laserpulsstin amplitudi saataisiin mahdollisimman suureksi. Tällöin rinnankytkettyjen kytkintransistorien tulokapasitanssi kasvaa suureksi, jolloin logiikkaporttien ajokyky tulee vastaan ja tarvitaan esiajuria ajamaan kytkintransistoreja. Esiajuri on esitetty kuvassa 19. Pulssi lähtee kulkemaan invertterin 13 läpi, ja etenee edelleen puumaisesti jakautuen kaikille 24 laserajurisolulle. Inverttereiden koko kasvaa likimäärin kertoimella 2 - 3 laserajuria lähestyessä ja viimeiset ovat niin suuria, että ne jaksavat ajaa laserajurisolujen kytkintransistoreja. Tällainen rakenne mahdollistaa ajokyvyn kasvattamisen helposti lisäämällä laserajurisoluja.

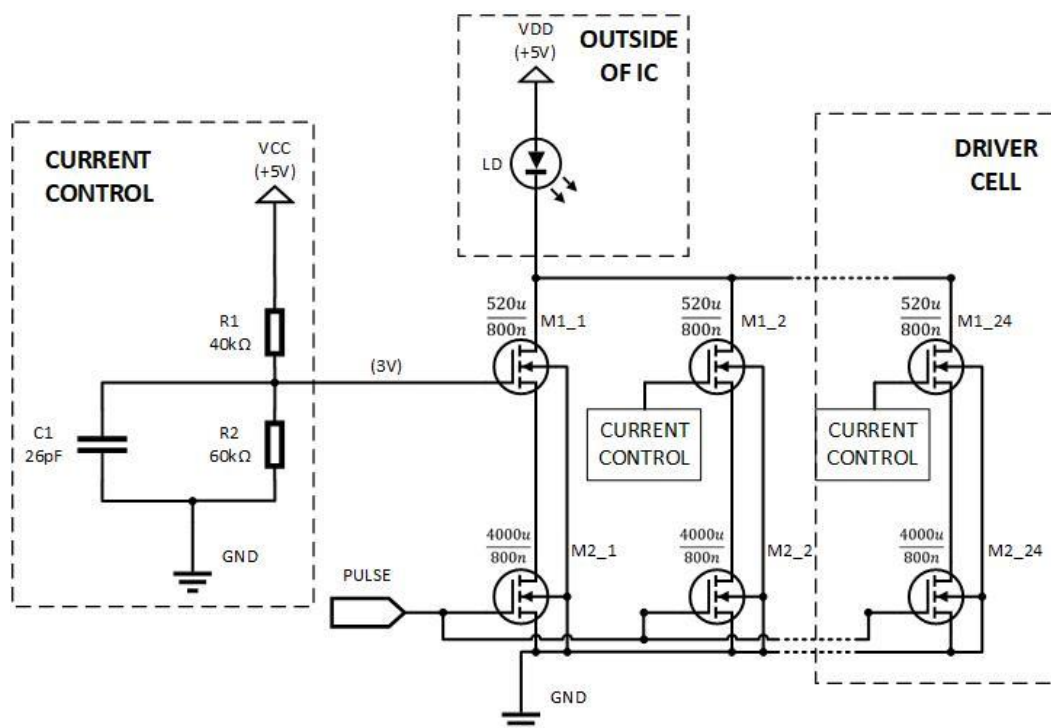


Kuva 19. Esiajuri.

#### 4.6 Laserajuri

Työssä käytetyn laserajurin kytkentäkaavio on esitetty kuvassa 20. Transistori M2 toimii kytkimenä, jonka ollessa suljettuna kytkeytyy VDD LD:n yli, jolloin LD myötäbiasoituu. Toisella transistorilla M1 voidaan säätää virtapulssin amplitudia. Tämä piiri on 5 V käyttöjännite alueella, joten säätöjännitteen oletusarvo 3V on tehty jännitejaolla. Tällöin yhdestä laserajurinsolusta saadaan noin 80 mA virtapulssi laserille. Toteutettu laserajuri sisältää 24 rinnankytkettyä solua, jolloin virtapulssin amplitudiksi saadaan  $\sim 1 \dots 2$  A.



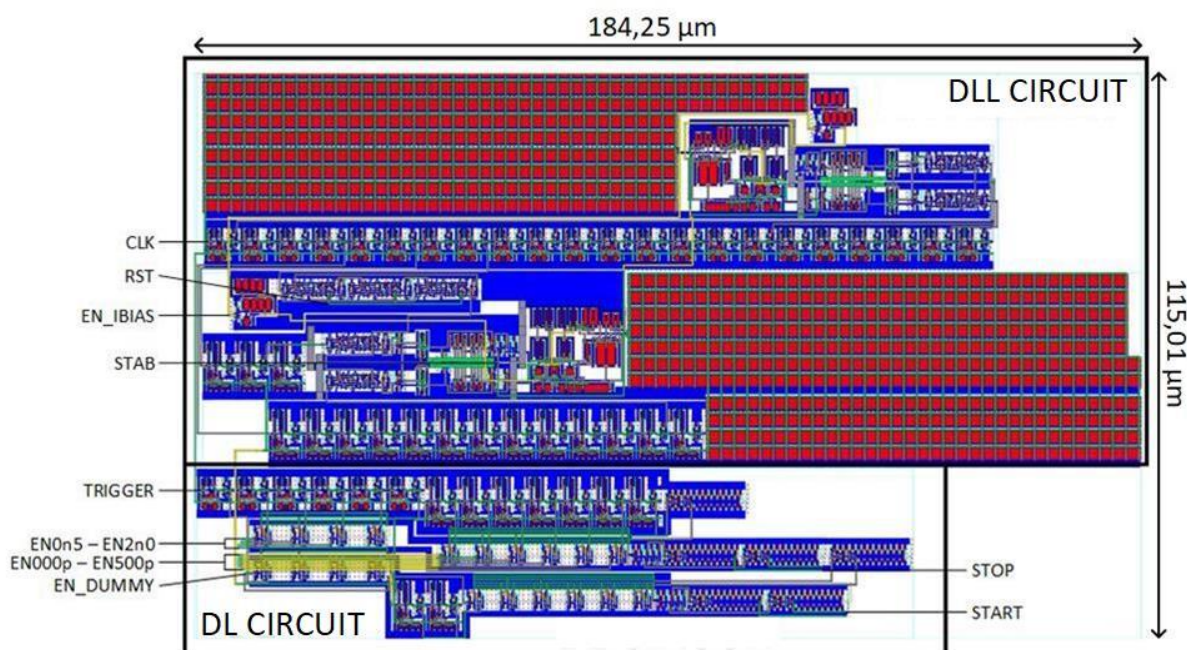


Kuva 20. Laserajuri.

## 5 PIIRIKUVIO

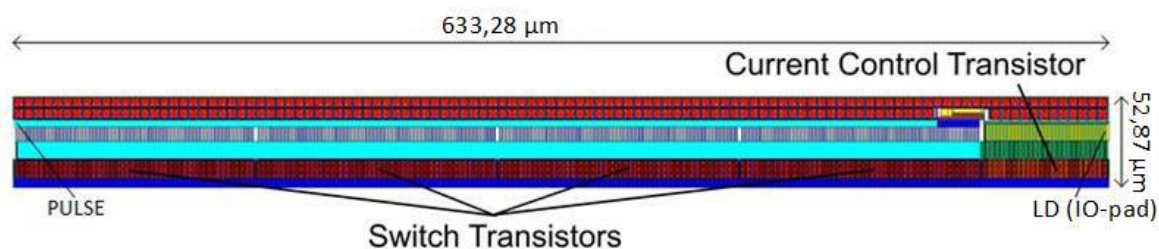
Työssä käytettiin Cadencen Virtuoso® Custom IC Design Environment ohjelmaversiota IC6.1.7-64b.500.22. Ohjelmasta löytyy: Schematic Editor XL piirikaavion suunnitteluun, Layout Suite XL piirikuvion suunnitteluun ja Analog Design Environment simuloimiseen. Suunnittelu ohjelmalla tehtiin käyttäen LFoundryn PDK LF15A1 v1.4 komponenttikirjastoa, joka on toteutettu 150 nm teknologialla.

DL-piirin ja DLL-piirin piirikuviot on esitetty kuvassa 21. Piirikuvio on pituudeltaan 115,01  $\mu\text{m}$  ja leveydeltään 184,25  $\mu\text{m}$ . Jokainen lohko suunniteltiin ja testattiin piirikuviotilaalla erikseen, jonka jälkeen lohkot yhdistettiin kompaktiksi paketiksi ja simuloitiin uudelleen. Lohkojen yhdistelyn jälkeinen simulointi poikkesi aikaisemmista simuloinneista, koska piirin parasiittiset kapasitanssit sekä resistanssit muuttuvat irrallisten lohkojen yhdistyessä sekä niiden johdotusten tullessa mukaan kuvioihin. Piirikuviotilaavien avulla parasiittisista komponenteista johtuvia kuormituksia voitiin arvioida ja tarvittavia muutoksia tehdä piirikuviotilaan, jotta haluttu suorituskyky saavutettiin.



Kuva 21. DL ja DLL piirikuvio.

Kuvassa 22 on esitetty yhden laserajurisolun piirikuvio. Solun pituus on 52,87  $\mu\text{m}$  ja leveys 633,28  $\mu\text{m}$ . Laserajurisolu muodostui viidestä transistorista. Kytkintransistori oli niin suuri, että se jouduttiin teknologian rajoitteiden vuoksi jakamaan neljään rinnankytkettyyn transistoriin. Piirilevyllä, johon liitämme IC-piirin, kytkentäsolut (IO-pads) voidaan tehdä minimissään 150  $\mu\text{m}$  jaolla. Tästä johtuen IC-piirin kytkentäsolujen jako on oltava vähintään 150  $\mu\text{m}$ , jonka vuoksi laserajurisolusta tehtiin pitkä ja kapea, jotta myös johdotus pisteille saadaan sovitettua piirikuviolle. Tällöin kytkentälangat saadaan mahdollisimman lyhyiksi ja induktanssi minimoitua. Kytkentäsolujen väli oli tarkoitus pitää minimissään, jotta lopullisesta piirikuviosta saataisiin mahdollisimman pieni. LD:ltä maahan transistorien läpi kulkevaan virtalinjaan käytettiin johdotuksessa eri metalleja useissa kerroksissa, jotta resistanssi saatiin pieneksi ja jännitehäviöt niiden yli minimoitua. Tällöin myös suurin mahdollinen virtapulssi LD:lle saatiin toteutettua.



Kuva 22. Laserajuri.

Esiajurin inverttereiden koon mitoitus oli työn haastavin osuus. Kapasitanssi pyrittiin pitämään mahdollisimman pienenä, jotta pulssi pääsisi kulkemaan mahdollisimman muuttumattomana ketjun päästä päähän aina LD:lle asti. Erityisen kriittinen sovitus oli kohta, jossa yksi invertteri ajaa kolmea invertteriä. Näiden kolmen invertterin kokoa jouduttiin pienentämään huomattavasti, jopa edellistä yksittäistä invertteriä pienemmäksi. Esiajurin ketjua kasvatettiin niin kauan, että viimeisistä inverttereistä INV0, jotka esitettiin kuvassa 19, saatiin tarpeeksi suuret ajamaan vaivatta laserajurisolujen kytkintransistoreja.

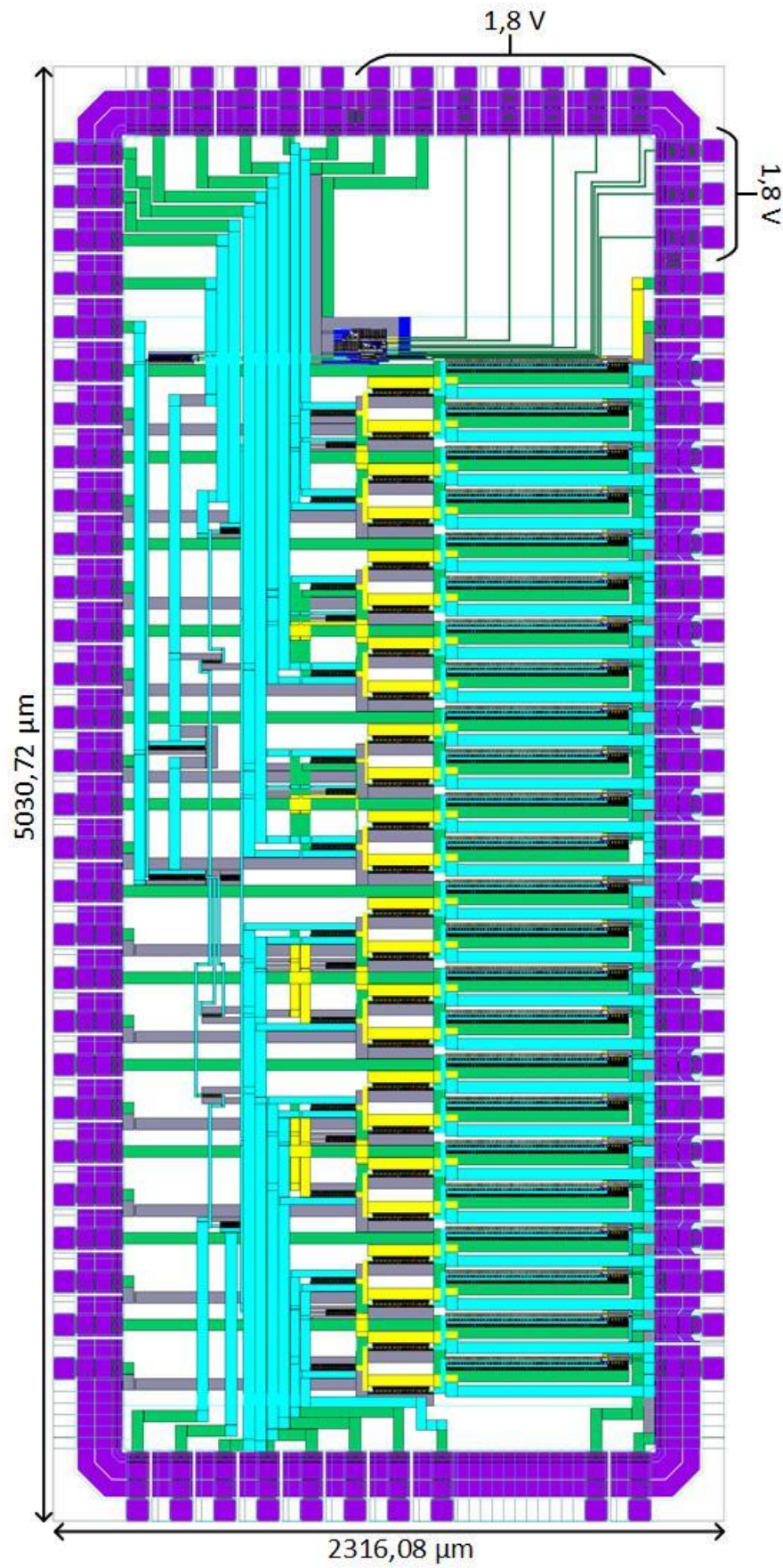
Tämän jälkeen kaikki osat yhdistettiin kokonaisuudeksi, joka on esitetty kuvassa 23. Koko IC-piiri ilman kytkentäsoluja on pituudeltaan 3762,35  $\mu\text{m}$  ja leveydeltään 1919,4  $\mu\text{m}$ . Tässä vaiheessa kytkentäsolujen paikat ja määrä piti ottaa huomioon suunnittelussa. Teknologian suurimman kytkentäsolun arvioitiin kestävän 1200 mA pulssitetun virran lämpötilassa 80 °C. Tämä tieto, yhdistettynä simuloinneista saatujen lohkojen käyttämiin virtoihin, määritteli kahden laserajurisolun ja kahden niihin liitettyjen ensimmäisten inverttereiden tarvitsevan omat kytkentäsolunsa käyttäjännitteille ja maille. Loppujen lohkojen kytkentäsoluja voitiin yhdistellä mahdollisuuksien mukaan. Käyttäjännitteiden ja maiden johdotus tehtiin mahdollisimman leveiksi, koska se pienensi resistanssia ja kapasitanssilla näissä kohteissa ei juurikaan ole merkitystä. Signaalilinja pidettiin kapeana kapasitanssin vuoksi. Esiajurin puumaisessa rakenteessa, joka esitettiin kuvassa 19, otettiin tarkasti huomioon pulssin johdotuksen pituudet ja sijainnit, jotta pulssi tulisi yhtä aikaa jokaiselle laserajurisolulle reitistä riippumatta.

Kuvassa 24 on esitetty lopullinen IC-piiri mukaan lukien kytkentäsolut. Piiri on pituudeltaan 5030,72  $\mu\text{m}$  ja leveydeltään 2316,08  $\mu\text{m}$ . Kytkentäsolujen muodostamassa ringissä on kaksi käyttäjännitealuetta, joista toinen on logiikkapiirille ja toinen esi- ja laserajureille. Logiikkapiirin 1,8 V:n käyttäjännitealue on merkitty kuvaan ja muut kytkentäsolut ovat 5 V:n alueella.



Kuva 23. Piirikuviot ilman kytkentäsoluja.

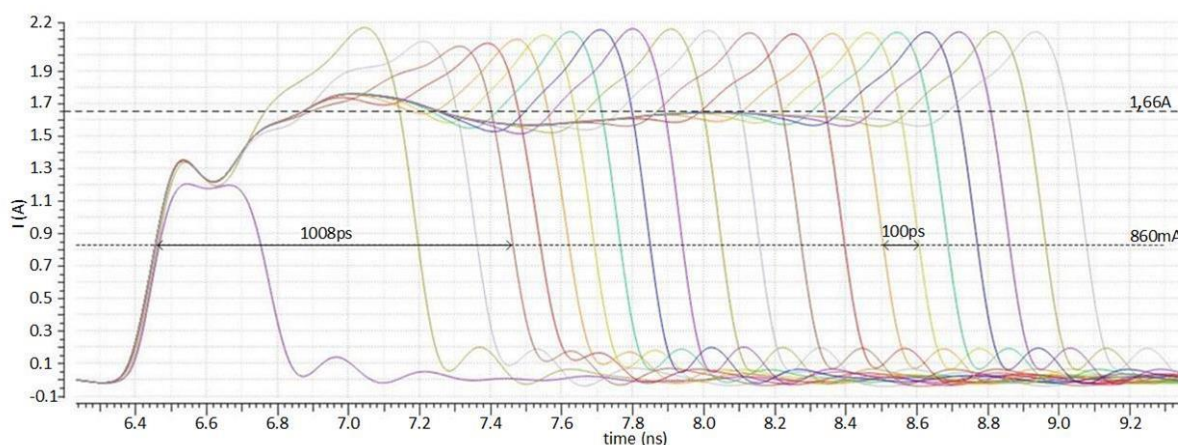




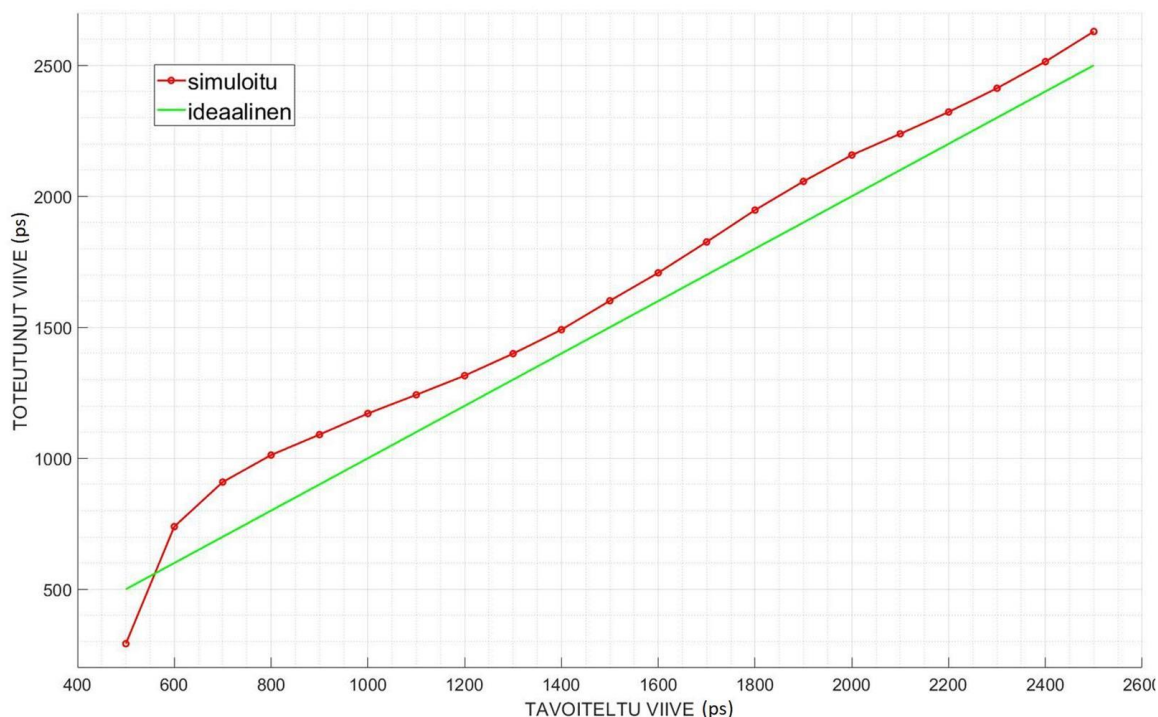
Kuva 24. Piirikuvioko koko IC-piiristä, mukaan lukien lukien kytkentäsolut.

## 6 SIMULOINNIT JA TULOKSET

DL-piirin 0,5 ns - 2,5 ns enabletivalinnoilla LD:lle tulleet virtapulssit on esitetty kuvassa 25, ja kuvassa 26 on esitetty näiden pulssien lineaarisuus. Kaikki tässä kappaleessa esitetyt simuloinnit ovat piirikuviosimulointeja, ellei erikseen ole muuten mainittu. Virtapulssien simuloinnissa on otettu huomioon kytkentäsolut lisäämällä jokaiseen pisteelle menevään johtoon 1 nH kela simulaation piirikaavioon. Esiajurin ajokyvyn vuoksi, alle 900 ps levyiset pulssit vääristyvät. Tällöin niiden väliset viiveet eivät ole lähellä 100 ps. Myös viiveeltään noin 300 ps pulssi on amplitudiltaan vain 1,2 A, koska esiajurin ajokyky ei ole riittävä ajamaan näin lyhyttä pulssia. Simuloinneista nähdään, että 900 ps ja sitä pidempien pulssien viiveet ovat suurin piirtein 100 ps ja pulssien amplitudi keskiarvoltaan 1,66 A, mitkä täyttävät asetetut tavoitteet. Kuvasta 26 huomataan, että ideaalisen ja simuloidun tuloksen välissä on pieni offset-viive. Haluttiin varmistaa, että työssä saavutetaan sekä 700 ps virtapulssi 600 ps enableinnilla että tätä kapeampi virtapulssi 500 ps enableinnilla LD:n ohjaukseen. Tämän vuoksi viiveitä jouduttiin kasvattamaan offsetin verran. Jos tätä ei olisi tehty, 500 ps enableinnilla ei olisi saatu generoitua virtapulssia ollenkaan, säädön alkupään epälineaarisuuden vuoksi. Laserajurisolujen keskimääräinen tehonkulutus on 2,21 W, esiajurin keskimääräinen tehonkulutus on 1,43 W ja logiikkapiirin keskimääräinen tehonkulutus on 2,3 mW. Näistä saadaan koko IC-piirin keskimääräiseksi tehonkulutukseksi 3,64 W, kun pulssitustaajuus on 100 MHz.

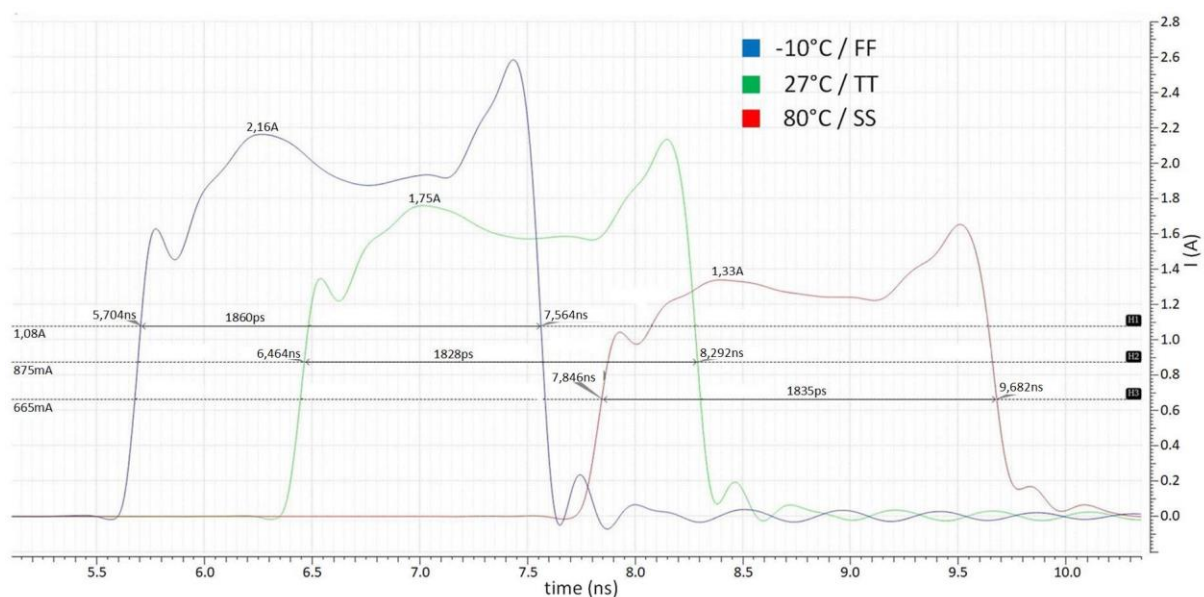


Kuva 25. LD virtapulssit 0,5 ns - 2,5 ns enabletivalinnoilla.



Kuva 26. LD virtapulssien leveyden lineaarisuus.

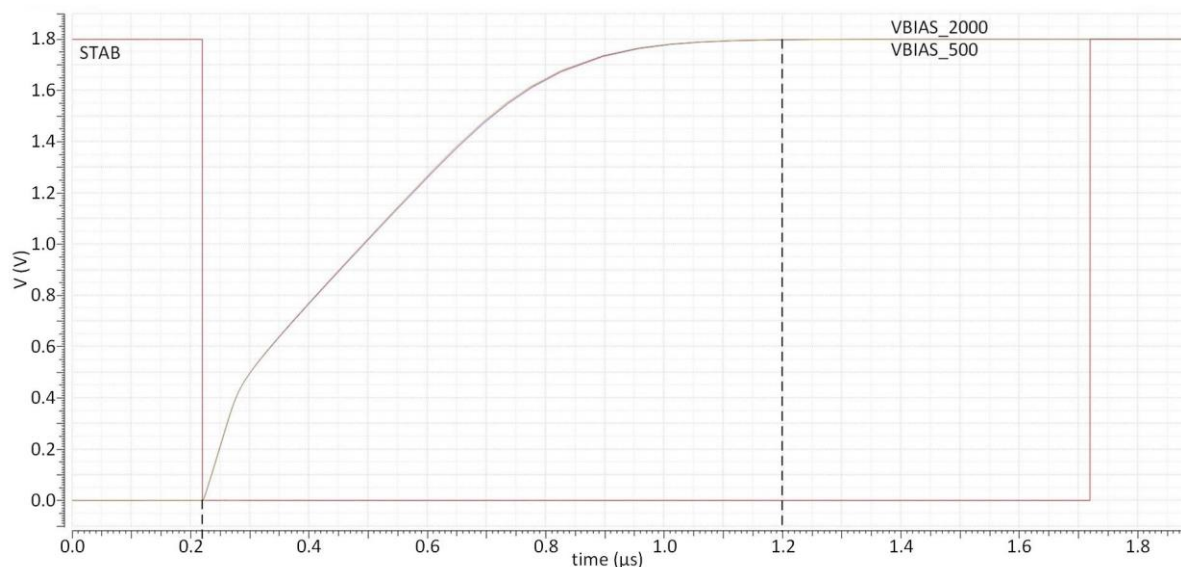
Kuvassa 27 on esitetty 1700 ps virtapulssin ääritapaukset eri lämpötiloilla ja prosessikulmilla. Pulssin leveyden vaihtelu on maksimissaan 32 ps, koska DL:t on lukittu ulkoiseen referenssiinsä, mikä on riittävän lähellä tässä tarkoituksessa. Kuvasta huomataan selvästi, että mitä hitaampia prosessikulmat (FF = nopea, TT = tyypillinen, SS = hidas) ovat tai mitä lämpimämpiä transistorit ovat, sitä matala amplitudisempi virtapulssi on. Kuitenkin virtapulssi pysyy aina yli 1 A:n, jolloin 1 ~ 2 A:n tavoite täyttyy. Kuvasta 27 nähdään, että pulssit ovat erikohdissa aika-akselilla, koska esiajurin kokonaisviive muuttuu eri parametreilla. Tämä ei kuitenkaan haittaa, koska vastaanotin saa aloituksen optisesta pulssista.



Kuva 27. 1700 ps virtapulssin ääritapaukset eri parametreilla.

## 6.1 Viivelukittu silmukkapiiri

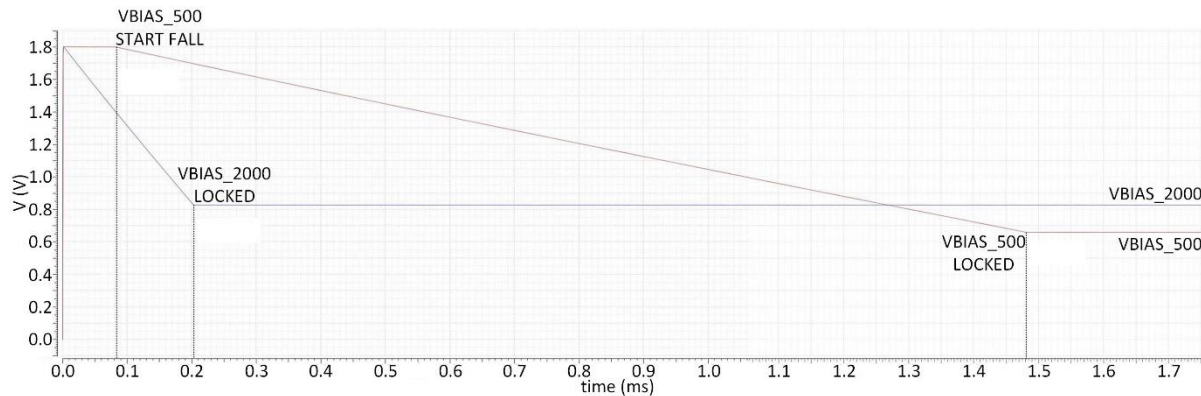
Kuvassa 28 on esitetty VBIAS-säätöjännitteiden nosto STAB:lla 1,8 V:iin. Jännitteiden nousemiselle huippuarvoonsa on annettu 1,5  $\mu\text{s}$  aikaa. Kuvasta huomataan, että jännitteet ovat saavuttaneet huippunsa arviolta jo 0,9  $\mu\text{s}$  päästä STAB:n laskeuduttua, joten 1,5  $\mu\text{s}$  on riittävä aika STAB:lle.



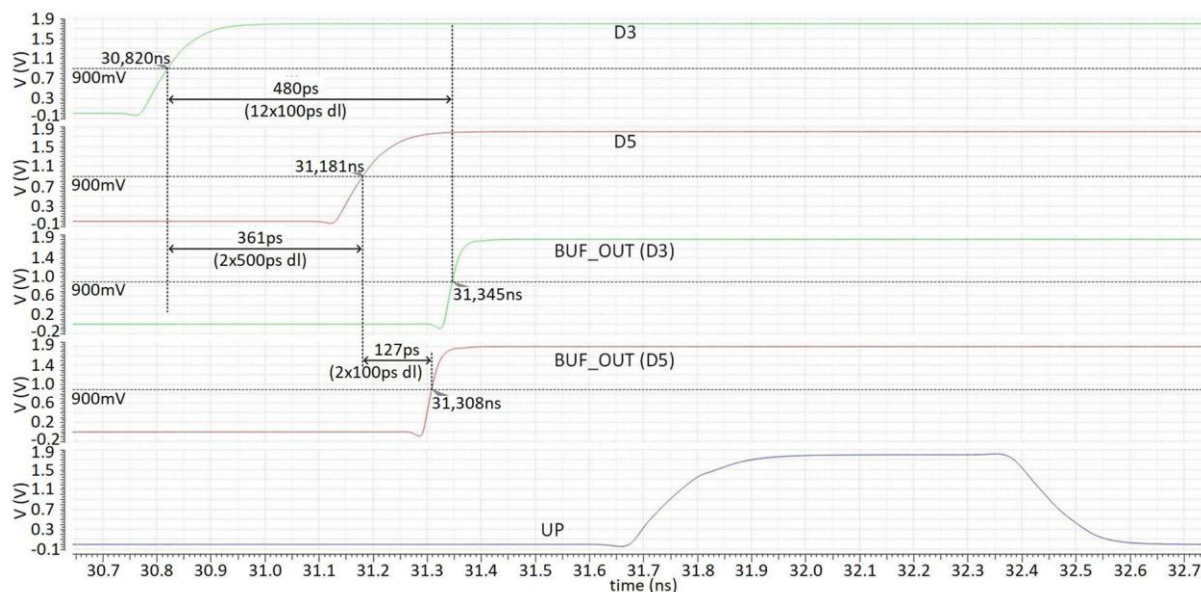
Kuva 28. VBIAS-jännitteiden nosto 1,8 V:iin STAB:lla.

Säätöjännitteiden laskeutuminen lukitustiloihin on esitetty kuvassa 29. Tämä simulaatio on tehty piirikaaviosimulaationa, koska piirikuviosimulaatio olisi kestänyt kuukausia. 500 ps viive-elementtien VBIAS\_2000-säätöjännite laskeutuu suoraviivaisesti lukitustilaansa noin 200  $\mu\text{s}$ :ssa. 100 ps viive-elementtien VBIAS\_500-säätöjännite joutuu odottamaan laskeutumisen alkua, kunnes 500 ps viive-elementtien viiveet ovat tarpeeksi hitaita. Odottaminen johtuu siitä, että tarkan puolen DLL ottaa vertailtavat nouseva reunaiset signaalit karkean puolen DLL:ltä. Tämä ohimenevä virhetilanne on esitetty kuvassa 30. D3 ja D5 nousevien reunojen ero pitäisi olla 1 ns. Molempien säätöjännitteiden ollessa 1,8 V, kaksi 500 ps viive-elementtiä aiheuttaa vain 360 ps viiveen. Tästä johtuen BUF\_OUT (D5) nouseva reuna tulee virheellisesti ennen BUF\_OUT (D3) reunaa ja PD lähettää UP-pulssin DOWN-pulssin sijasta CP:lle. Noin 85  $\mu\text{s}$  kohdalla VBIAS\_500 lopettaa nousuyrityksensä ja alkaa laskeutumaan. Molemmat säätöjännitteet ovat saavuttaneet lukitustilansa 1,5 ms:n kohdalla, jolloin lukitukseen varattu 2 ms aika on riittävä.





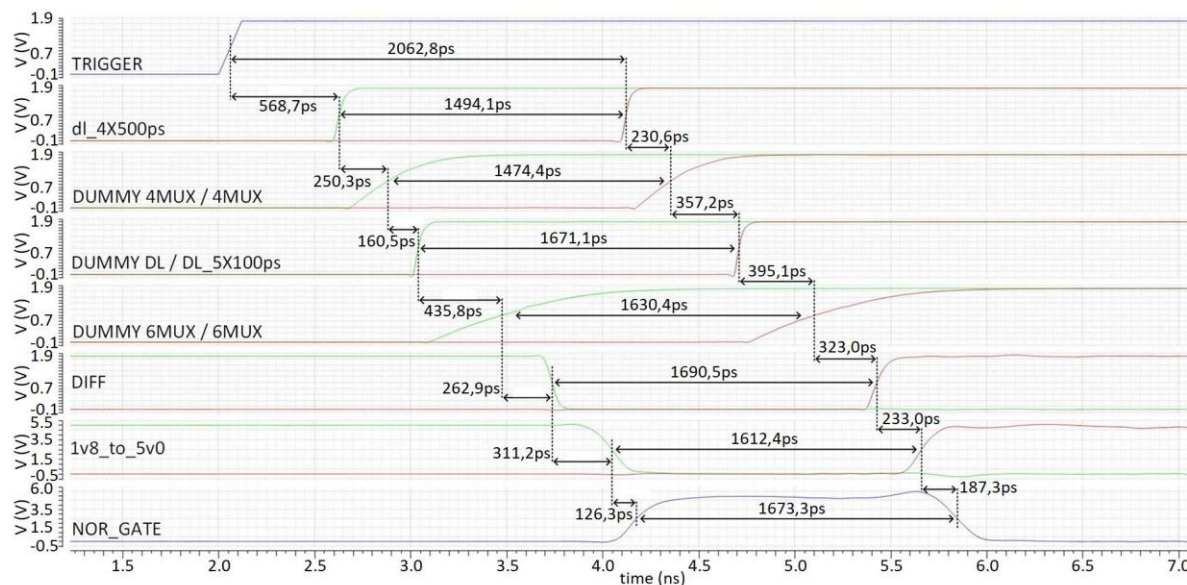
Kuva 29. VBIAS-jännitteiden lasku 1,8 V:sta lukitustiloihin.



Kuva 30. Esimerkki tarkan puolen DLL:n virhetilasta.

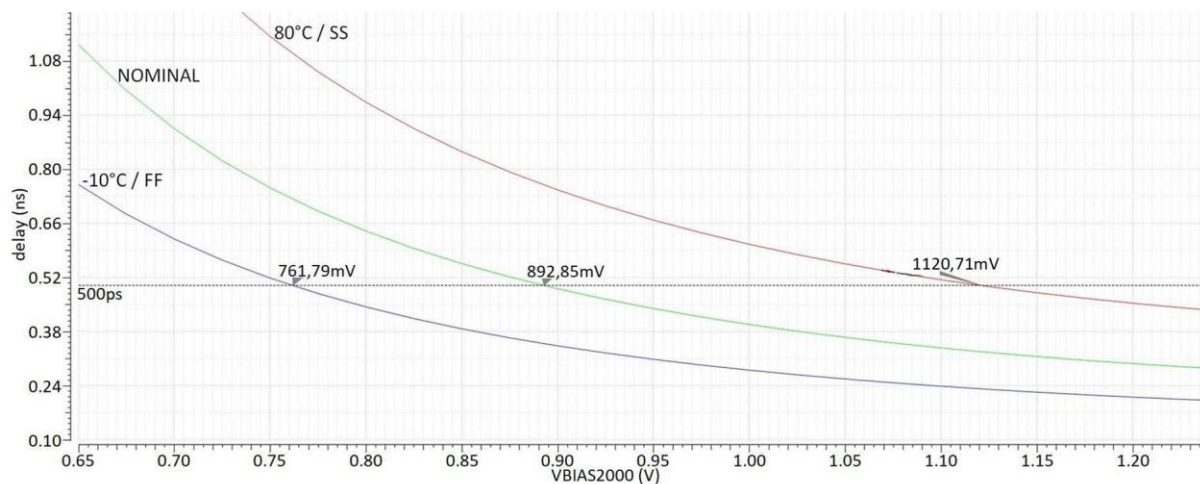
## 6.2 Viiveohjattu pulssipiiri

Kuvassa 31 on esitetty nouseva reunaisen TRIGGER-signaalin kulku DL-piirin läpi aina esiajurille asti. Esimerkissä on valittu viiveeksi 1700 ps (1500 ps + 200 ps). DL\_4x500ps-lohkolta on otettu ulos START- ja STOP-signaalit, joita molempia lohkon ensimmäinen viive-elementti on viivästyttänyt ylimääräiset 569 ps. Lisäksi DL on viivästyttänyt STOP:ia 1494 ps, joka on viive kolmesta 500 ps viive-elementistä. 4MUX-elementit aiheuttavat 230 ~ 250 ps ylimääräiset viiveet molemmille signaaleille. DL\_5x100ps-lohkon kaksi viive-elementtiä viivästyttävät STOP:ia 197 ps, jolloin signaaleiden väliseksi eroksi tulee 1671 ps. DL elementeistä tulee vielä molemmille signaaleille 161 ps ylimääräistä viivettä. 6MUX-elementit aiheuttavat 400 ~ 440 ps ylimääräiset viiveet. Loputkin lohkot aiheuttavat ylimääräistä viivettä molemmille signaaleille. DIFF-lohko kääntää START:n nousevan reunan laskevaksi, jolloin NOR-portti voi yhdistää signaalit esiajurille meneväksi positiiviseksi pulssiksi. Näiden välissä 1v8\_to\_5v0-lohko nostaa signaalien tason 5 V:iin. Lopullinen esiajurille menevän pulssin leveydeksi tulee 1673 ps.

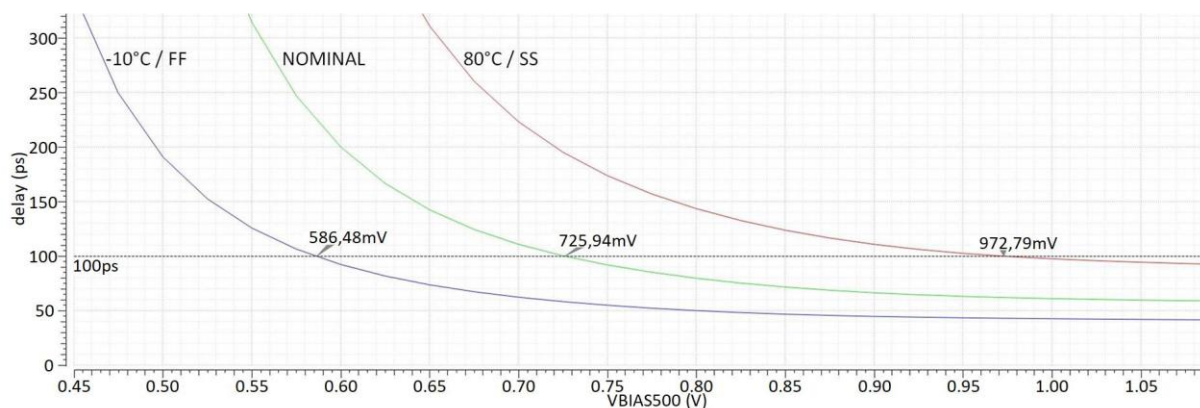


Kuva 31. Triggerin kulku esiajurille.

DL:ien viiveet säätöjännitteen funktiona eri prosessikulmien ja lämpötilojen ääritapauksissa on esitetty kuvissa 32 ja 33. Ääritilanteiden esiintuomiseksi: hitaimmalle simulaatiolle on valittu lämpötilaksi 80°C ja prosessikulmaksi SS (hidas), normaali simulaatiolla lämpötila on 27°C ja prosessikulma TT (tyypillinen), ja nopeimmalle simulaatiolle on asetettu lämpötilaksi -10°C ja prosessikulmaksi FF (nopea). DL\_4x500ps- ja DL\_5x100ps-lohkoja on simuloitu eri VBIAS-jännitteillä ja mitattu yhden viive-elementin viive. Molemmille lohkoille mittaukset on tehty eri lämpötiloilla ja transistorien eri prosessikulmilla. Näistä simulaatiosta nähdään, että vaikka lämpötila tai prosessikulmat vaihtelisivat äärilaidasta äärilaitaan, VBIAS-jännitteillä pystytään säätämään viiveet joka tilanteessa 500 ps:iin ja 100 ps:iin.

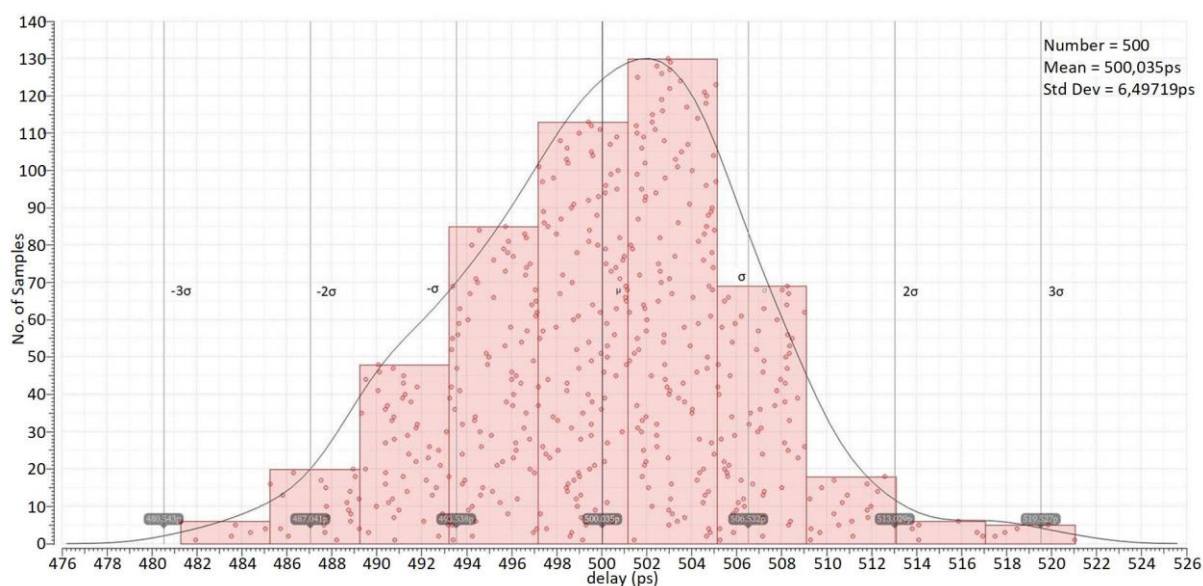


Kuva 32. DL\_4x500ps-lohkon viiveet säätöjännitteen funktiona ääritapauksissa.



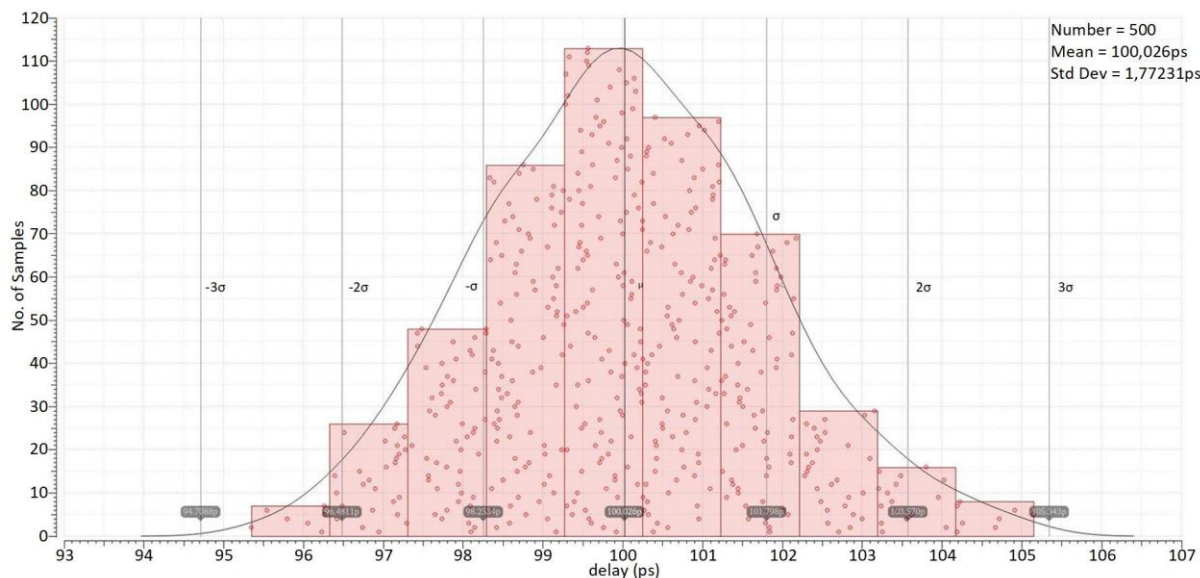
Kuva 33. DL\_5x100ps-lohkon viiveet säätöjännitteen funktiona ääritapauksissa.

Kuvissa 34 ja 35 on tehty simulaatiot Monte Carlo -menetelmällä epäsovituksesta 500 ja 100 ps viive-elementeille. Simuloinneista muodostuu normaalijakaumat, joista nähdään epäsovitusten keskihajonta. 500 ps viive-elementin viive pysyy  $\pm 13$  ps ( $\pm 2\sigma$ ) tarkkuudella 95,45% todennäköisyydellä ja sen keskihajonta on noin 6,50 ps. 100 ps viive-elementin viive pysyy  $\pm 3,5$  ps ( $\pm 2\sigma$ ) tarkkuudella 95,45% todennäköisyydellä ja sen keskihajonta on noin 1,77 ps.



Kuva 34. 500 ps viive-elementin epäsovitus Monte Carlo -menetelmällä.

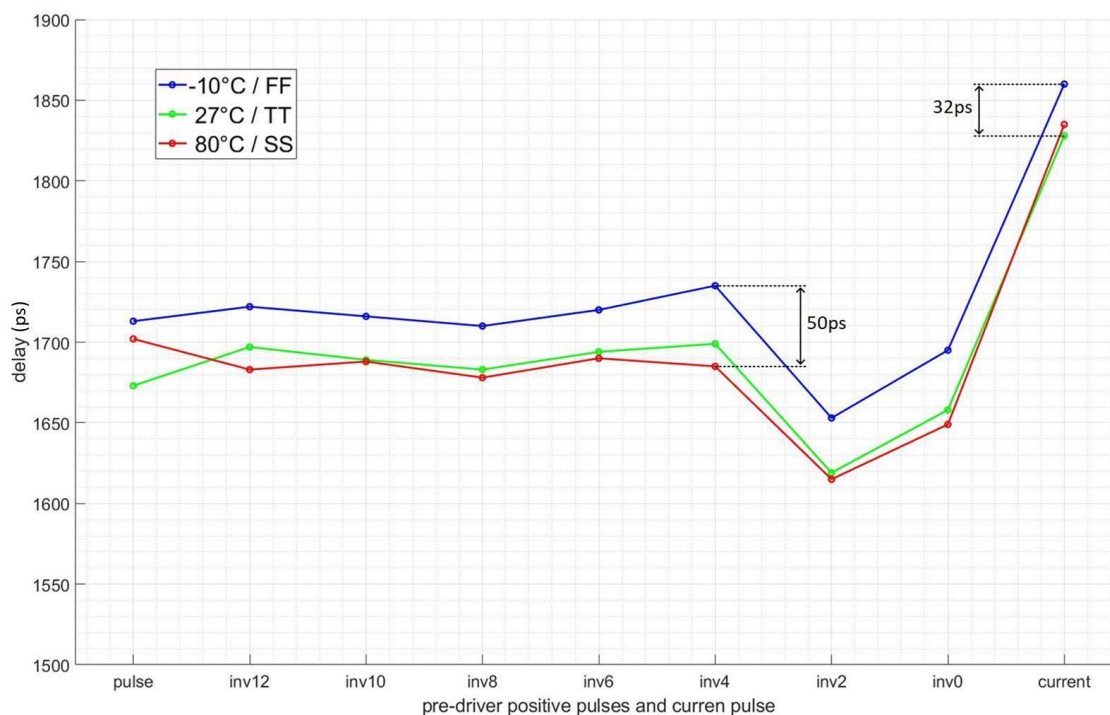




Kuva 35. 100 ps viive-elementin epäsovitus Monte Carlo -menetelmällä.

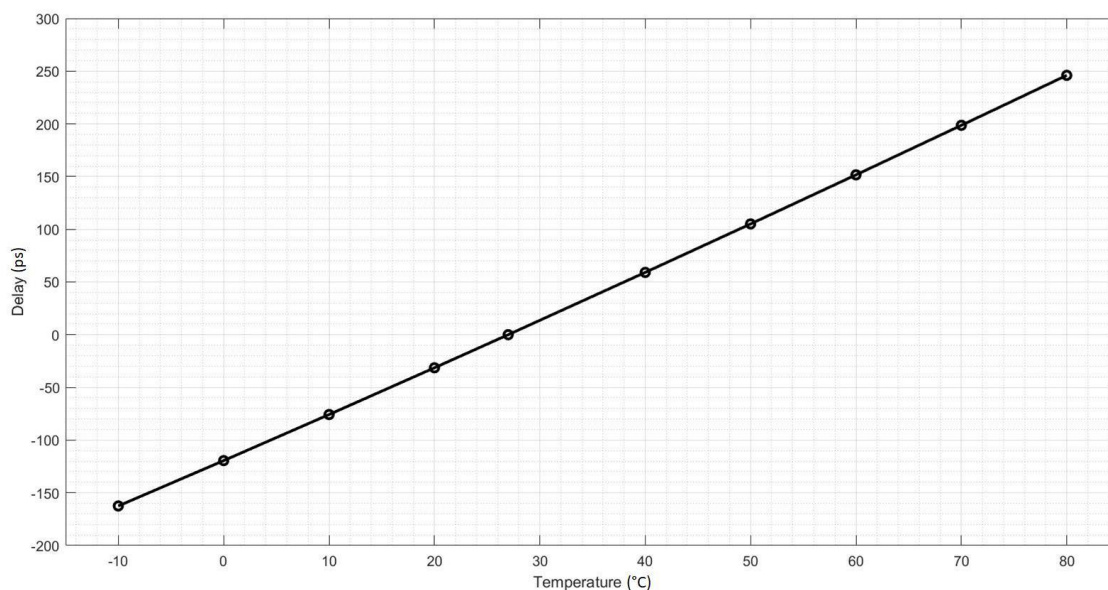
### 6.3 Esiajuri

1,7 ns pulssin leveyden vaihtelu esiajurin läpi eri lämpötiloilla ja prosessikulmilla on esitetty kuvassa 36. Eri ääritapauksien välisissä viiveissä maksimi ero on 50 ps, joka tulee invertterin 4 jälkeen. Tämä johtuu siitä, että juuri tässä kohdassa puumainen esiajuri, joka esitettiin kuvassa 19, alkaa jakautumaa useammalle invertterille. Tässä jakautuvassa osiossa transistorien ajokyky on äärirajoilla, mikä näkyy kuvan 36 loppu osasta. Nämä viiveet kuitenkin pysyvät tarpeeksi pieninä tässä tarkoituksessa. Virtapulssiin muodostunut eri ääritapauksien välisen viiveiden ero on 32 ps.



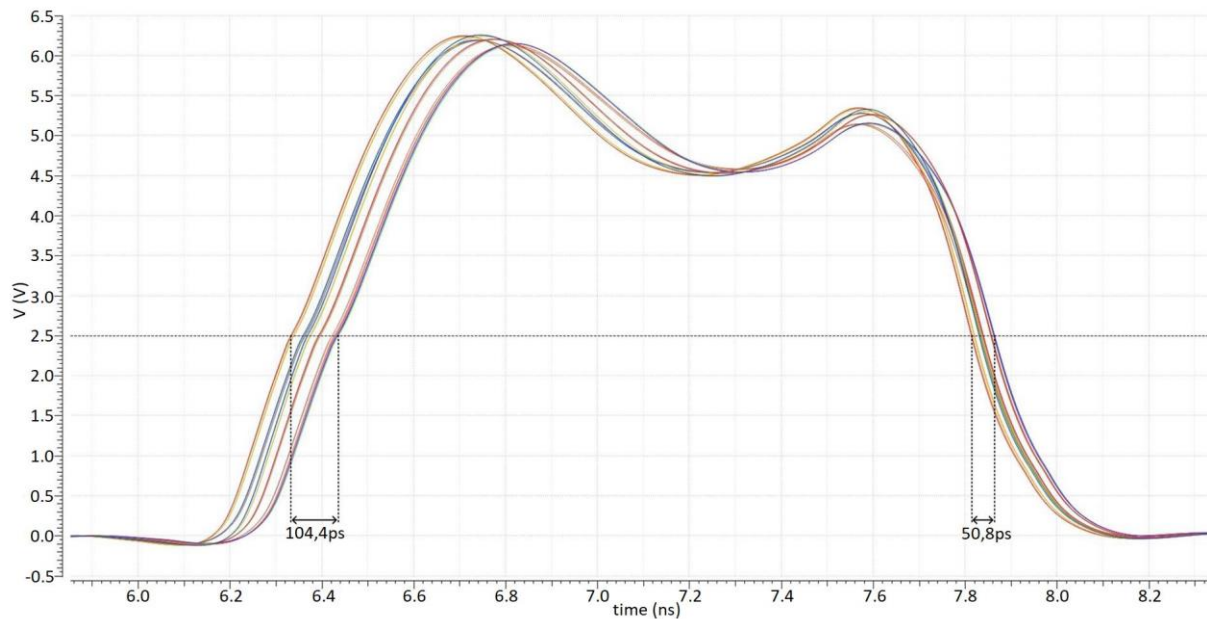
Kuva 36. 1,7 ns positiivisen pulssin leveyden vaihtelu esiajurin läpi eri parametreilla.

Kuvassa 37 on esitetty esi- ja laserajureiden muodostaman virtapulssin etureunan viiveen vaihtelu eri lämpötiloissa, kun 27 °C on oletettu tyypilliseksi tapaukseksi (delay 0 ps). Kuvasta huomataan, että lämpötilan nousu pisteeseen 80 °C, aiheuttaa vajaan 250 ps viiveen nousevaan reunaan verrattuna referenssipisteeseen. Virtapulssin etureunan viiveen kokonaisvaihtelu on noin 410 ps koko lämpötilavaihtelualueella. Tämä on huomioitava, kun suunnitellaan TDC:n start-signaalin generointia. Lasertutka-sovelluksissa start-signaali voidaan generoida suoraan virtapulssista, jolloin ajurin viiveiden vaihtelulla ei ole merkitystä. Simuloinnit osoittivat myös, että start-signaali voitaisiin generoida esi- ja laserajureiden välisestä solmupisteestä, jolloin virtapulssin viiveiden kokonaisvaihtelu on alle 20 ps.



Kuva 37. Esi- ja laserajureiden muodostama viive eri lämpötiloissa.

Kuvassa 38 on esitetty laserajurisolujen kytkintransistorien hilalle tulevien jännitepulssien epäsovitus. Esiajurin puumainen rakenne ei ole täydellinen, joten eri reittejä menevät pulssit kokevat hieman erilaisia viiveitä johtuen johdotuksesta. Tämä epäsovitus on kuitenkin tarpeeksi pientä (max 100 ps), jottei sillä ole vaikutusta virtapulssin muodostumisen kannalta.



Kuva 38. Laserajurisolujen kytkintransistorien hilalle tulevien jännitteiden epäsovitus.

#### 6.4 Tulosten vertailu

Taulukossa 2 on esitetty eri pulssitinmallien vertailu. Tämän työn arvot on saatu piirikuviosimulaatioista, jolloin niitä ei voi täysin verrata muiden töiden mitattuihin arvoihin. Taulukko antaa kuitenkin hyvän käsityksen siitä, mitä erilaisilla malleilla on saavutettu. Referensseissä [8] ja [11] käyttöjännite on kymmenkertainen verrattuna tähän työhön. Tällöin saadaan suuri amplitudinen virtapulssi, mutta myös tehonkulutus kasvaa suureksi. Mallien pulssit ovat nanosekuntiluokkaa, ja pulssin leveyden säätäminen ei ole mahdollista. Referenssi [9] on tämän työn kannalta vastaava. Molemmissa on integroitu pulssin leveydensäätö ja samat käyttöjännitteet. Tässä työssä virtapulssin amplitudi on kuitenkin saatu kolminkertaiseksi ja minimi pulssin leveys on pienempi.

Taulukko 2. Eri pulssitinmallien vertailu

	<b>Tämä työ <sup>1</sup></b>	<b>Ref [8]</b>	<b>Ref [9]</b>	<b>Ref [11]</b>
Teknologia	150 nm	350 nm	180 nm	160 nm
$V_{DD,LD}$	5 V	50 V	5 V	54 V
Pulssinleveysstabilointi	Kyllä	Ei	Kyllä	Ei
Minimi pulssinleveys	300 ps <sup>2</sup>	2 ns	464 ps	1 ns
$I_{peak}$	1,66 A <sup>3</sup>	4 A	0,5 A	20 A

<sup>1</sup> Piirikuviosimuloitu

<sup>2</sup>  $I_{peak}$  on 1,2 A

<sup>3</sup> 740 – 2620 ps pulsseilla

## 7 POHDINTA

Työn päämääränä oli suunnitella IC-pulssitin laserdiodille LFoundryn 150 nm CMOS-teknologialla. Pulssittimen pitäisi pystyä tuottamaan 0,5 – 2,5 ns levyisiä ja amplitudiltaan 1 ~ 2 A:sia virtapulsseja LD:lle 100 ps tarkkuudella. Nämä tavoitteet saavutettiin piirikuviosimuloinneissa. Alle 900 ps levyisiä pulsseja ei saatu toteutettua 100 ps tarkkuudella, mutta kuitenkin saavutettiin noin 700 ps levyinen pulssi, joka mahdollistaa lyhyen optisen pulssin generoimisen LD:lle. Työssä myös suunniteltiin logiikkapiiri, jonka tavoitteena oli tuottaa digitaalisilla valinnoilla 0,5 – 2,5 ns levyiset jännitepulssit 100 ps tarkkuudella esiajurille. Lisäksi logiikkapiirin olisi pysyttävä tarkkuudessaan, vaikka lämpötilat tai prosessikulmat muuttuisivatkin. Nämä tavoitteet saavutettiin.

Työssä simuloitiin erilaisia laserajurimalleja 150 nm CMOS-teknologialla. Simulointien perusteella huomattiin, että kahden transistorin kaskadikytkennällä toteutetulla mallilla saatiin aikaiseksi yli 80 mA virtapulssi laserajurisolulla, jolloin soluja tarvittiin 24 kpl saavuttamaan 1 ~ 2 A virtapulssin tavoite. Tällöin kytkentäsolujen määrä pysyi kohtuullisena ja näin ollen myös IC-piirin koko pysyi pienenä. Kahden transistorin kaskadikytkentä mahdollisti myös virtapulssin amplitudin säädön. Samankaltaisella ratkaisulla on päästy tarkempiin pulssin leveyksien säätöön käyttämällä 1,8 V:n kytkintransistoreja. Tämä on kuitenkin rajoittanut yksittäisen laserajurisolun virtapulssin 5 mA:iin, jolloin tarvitaan huomattavasti enemmän soluja rintaan.

Alle 1 ns virtapulssien tarkkuutta voitaisiin parantaa kasvattamalla esiajurin inverttereiden määrää. Näitä lisäämällä johdotusta pitäisi muuttaa ja tarvittaisiin muutamia kytkentäsoluja lisää, mikä kasvattaisi IC-piirin kokoa hieman. Myöhemmin LFoundry on julkaissut 50 V:n transistorin 150 nm teknologialle. Tällä voitaisiin kasvattaa laserajurilta saatavaa virtapulssin amplitudia huomattavasti, millä saataisiin pienennettyä IC-piirin fyysistä kokoa tai vaihtoehtoisesti saataisiin kasvatettua virtapulssien amplitudeja jopa yli 10 A:iin.

Esiajurin tehonkulutusta voisi mahdollisesti pienentää viemällä logiikkatason jännitteen nosto ajurin viimeisille inverttereille. Tällöin edeltävät esiajurin invertterit toimisivat 1,8 V käyttöjännitteellä. Tehonkulutuksen pieneminen ei todennäköisesti olisi kovin merkittävä, koska esiajurin viimeisimmät transistorit käyttävät suurimman osan, noin 83 %, tehosta ja niitä ei voida pienentää, jotta ajokyky laserajurin solujen kytkintransistoreille säilyisi. Toinen mahdollisuus olisi siirtää NOR-portti esiajuriketjun loppuun, jolloin pelkät pulssin muodostavat reunat logiikkapiiriltä kulkisivat esiajurin inverttereiden läpi. Tähän tarvittaisiin kaksi esiajuriketjua, joka lisäisi ajurin kompleksisuutta ja vaikeuttaisi piirikuvion johdotusta. Koska reunojen nousuaika ei vaikuttaisi lopullisen pulssin leveyteen, niitä voisi hidastaa inverttereillä, jolloin tehonkulutus laskisi. Tässäkin tapauksessa ongelmana olisi viimeisten inverttereiden suuri tehonkulutus.

## 8 YHTEENVETO

Tavoite työssä oli suunnitella integroitu viivelinjalla säädettävä CMOS-pulssitin puolijohdelaserille. Päämääränä oli saada 1 ~ 2 A:n virtapulsseja LD:lle, joiden leveyttä voitaisiin säätää 0,5 – 2,5 ns välillä 100 ps tarkkuudella, jotta sama pulssitin soveltuisi rakenteeltaan erilaisille laserdiodeille ja tavoiteltu optinen pulssi voitaisiin saavuttaa. Lisäksi tavoitteena oli saada tehtyä IC-piiristä mahdollisimman pieni kuitenkin tekemättä myönnytyksiä muissa tavoitteissa.

Erilaisia laserajurimalleja tarkasteltiin ja simuloitiin. Näistä kahta mallia, yhden ja kahden transistorin, vertailtiin toisiinsa. Tavoitteet olisi saatu toteutettua molemmilla malleilla, mutta kahden transistorin mallilla saatiin aikaisempi suurempi amplitudinen virtapulssi, sekä malli mahdollisti pulssin amplitudin säätämisen. Työhön valittiin jälkimmäinen malli suuremman amplitudin vuoksi, jolloin laserajurisoluja tarvittiin vähemmän, mikä pienensi IC-piirin kokoa.

Suunniteltu pulssitin perustuu kahden 5 V transistorin kaskadikytkentään, jossa toinen transistori toimii kytkimenä ja toisella voidaan säätää virtapulssin amplitudia. Pulssittimessa käytettiin 24:ää laserajurisolua, joilla saatiin tavoitteisiin sopiva virtapulssi LD:lle. Kytkintransistorin suuren kapasitanssin vuoksi logiikkaporttien ajokykyä kasvatettiin lisäämällä näiden väliin invertteriketjuun perustuva esiajuri. Esiajurin puumainen rakenne varmistaa, että kytkintransistoreille tulevat pulssit saapuisivat mahdollisimman yhtä aikaa 24 kytkintransistorin hilalle. DL-piiri digitaalisilla valinnoilla muodostaa 0,5 – 2,5 ns:n levyisen pulssin 100 ps tarkkuudella. Piiri sisältää kaksi DL:ää, joista toinen tekee karkean viiveen 500 ps viive-elementeillä ja toinen tarkan viiveen 100 ps viive-elementeillä. Viive-elementtien viiveitä voidaan muuttaa säätöjännitteillä, jolloin lämpötilasta ja prosessikulmista aiheutuvat muutokset voidaan kompensoida. DLL-piirin tarkoitus on lukita viive-elementtien viiveet ulkoiseen referenssiajauuteen.

Piirikuviosimuloinneissa, joissa parasiittiset kuormitukset oli otettu huomioon, päästiin 1,66 A:n virtapulsseihin. 900 ps ja sitä leveämmät pulssit saatiin likimain 100 ps tarkkuudella määritettyä, mutta alle 900 ps pulssit jäivät tavoitteista esiajurin puutteellisen ajokyvyn vuoksi. Koko IC-piirin keskimääräinen tehonkulutus 100 MHz pulssitustaajuudella oli 3,64 W ja piiri on kooltaan  $5,03 \times 2,32 \text{ mm}^2$ , mukaan lukien kytkentäsolut. DL-piirin muodostamat positiiviset pulssit esiajurille saatiin 100 ps tarkkuudella kaikilla prosessikulmilla -10 – 80 °C lämpötiloissa. Virtapulssin leveyden vaihtelu simuloitiin olevan 32 ps prosessikulmien ja lämpötilojen ääritapauksissa.



## 9 LÄHDELUETTELO

- [1] Kilpelä A. (2004) Pulsed Time-of-Flight Laser Range Finder Techniques for Fast, High Precision Measurement Applications. Väitöskirja. Oulun yliopisto, sähkö- ja tietotekniikan osasto, Oulu.
- [2] Kilpelä A., Pennala R. & Kostamovaara J. (2001) Precise Pulsed Time-of-Flight Laser Range Finder for Industrial Distance Measurements. Review of Scientific Instruments. Vol. 72(4), s. 2197–2202.
- [3] Nissinen J. (2011). Integrated CMOS Circuits for Laser Radar Transceivers. Väitöskirja. Oulun yliopiston, sähkötekniikan osasto, Oulu.
- [4] Ruotsalainen T., Palojärvi P. & Kostamovaara J. (2001). A Wide Dynamic Range Receiver Channel for a Pulsed Time-of-Flight Laser Radar. IEEE Journal of Solid-State Circuits. Vol. 36(8), s. 1228 - 1238.
- [5] Ryvkin B., Avrutin E. & Kostamovaara J. (2009). Asymmetric-Waveguide Laser Diode for High-Power Optical Pulse Generation by Gain Switching. Journal of Lightwave Technology. Vol. 27(12), s. 2125-2131.
- [6] Hallman L., Haring K., Toikkanen L., Leinonen T., Ryvkin B. & Kostamovaara J. (2012). 3 nJ, 100 ps Laser Pulses Generated with an Asymmetric Waveguide Laser Diode for a Single-Photon Avalanche Diode Time-of-Flight (SPAD TOF) Rangefinder Application. Measurement Science and Technology. Vol. 23(2), s. 025202.
- [7] Duan G., Vainshtein S. & Kostamovaara J. (2008). Lateral Current Confinement Determines Silicon Avalanche Transistor Operation in Short-Pulsing Mode. IEEE Transactions on Electron Devices. Vol. 55(5), s. 1229 - 1236.
- [8] Nissinen J. & Kostamovaara J. (2013). A 4 A Peak Current and 2 ns Pulse Width CMOS Laser Diode Driver for High Measurement Rate Applications. In: European Solid-State Circuits Conference, September 16-20, Bucharest, Romania, s. 355-358.
- [9] Blasco G., Dörich D., Reh H., Burkard R., Isern E. & Martin E. (2018). A Sub-ns Integrated CMOS Laser Driver with Configurable Laser Pulses for Time-of-Flight Applications. IEEE Sensors Journal. Vol. 18(16), s. 6547-6556.
- [10] Halbritter H., Jager C., Weber R., Schwind M. & Mollmer F. (2014). High-Speed LED Driver for ns-Pulse Switching of High-Current LEDs. IEEE Photonics Technology Letters. Vol. 26(18), s. 1871-1873.
- [11] Tajfar A., Zamprogno M., Villa F. & Zappa F. (2018). A 20 A Sub-Nanosecond Integrated CMOS Laser Diode Driver for High Repetition Rate SPAD-Based Direct Time-of-Flight Measurements. In: International Conference on Computing, Electronics & Communications Engineering, August 16-17, Southend, United Kingdom, s. 272-276.
- [12] Jansson J.-P., Keränen P., Kostamovaara J. & Baschirotto A. (2017). CMOS Technology Scaling Advantages in Time Domain Signal Processing. In: IEEE International Instrumentation and Measurement Technology Conference, May 22-25, Turin, Italy, s. 1-5.
- [13] Martin K. (2000). Digital Integrated Circuit Design. Oxford University Press, New York, 271 s.
- [14] Rahkonen T. & Kostamovaara J. (1993). The Use of Stabilized CMOS Delay Lines for the Digitization of Short Time Intervals. IEEE Journal of Solid-State Circuits. Vol. 28(8), s. 887 - 894.

- [15] Jansson J.-P., Mäntyniemi A. & Kostamovaara J. (2006). A CMOS Time-to-Digital Converter with Better than 10 ps Single-Shot Precision. *IEEE Journal of Solid-State Circuits*. Vol. 41(6), s. 1286 - 1296.
- [16] Nissinen I., Nissinen J., Keränen P., Stoppa D. & Kostamovaara J. (2018). A 16x256 SPAD Line Detector with a 50-ps, 3- bit, 256-channel Time-to-Digital Converter for Raman Spectroscopy. *IEEE Sensors Journal*. Vol. 18(9), s. 3789-3798.
- [17] Mäntyniemi A., Rahkonen T. & Kostamovaara J. (1998). An Integrated Digital CMOS Time-to-Digital Converter with 92 ps LSB. In: *Midwest Symposium on Circuits and Systems*, August 9-12, Notre Dame, IN, USA, s. 180-183.
- [18] Jeong J., Iizuka T., Nakura T., Ikeda M. & Asada K. (2010). A Robust Pulse Delay Circuit Utilizing a Differential Buffer Ring. In: *International SoC Design Conference*, November 22-23, Seoul, South Korea, s. 227-275.